

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EPO. All rts. reserv.

15467344

Basic Patent (No,Kind,Date): JP 11243209 A2 19990907 <No. of Patents: 001 >

TRANSFER METHOD OF THIN-FILM DEVICE, THE THIN-FILM DEVICE, THIN-FILM  
INTEGRATED CIRCUIT DEVICE, ACTIVE MATRIX SUBSTRATE, LIQUID  
CRYSTAL DISPLAY DEVICE, AND ELECTRONIC APPARATUS (English)

Patent Assignee: SEIKO EPSON CORP

Author (Inventor): INOUE SATOSHI; SHIMODA TATSUYA

IPC: \*H01L-029/786; H01L-021/336; G02F-001/136

Derwent WPI Acc No: \*G 99-556935; G 99-556935

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
<b>JP 11243209</b>	A2	19990907	JP 9860593	A	19980225 (BASIC)

Priority Data (No,Kind,Date):

JP 9860593 A 19980225

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

06301614      \*\*Image available\*\*

TRANSFER METHOD OF THIN-FILM DEVICE, THE THIN-FILM DEVICE,  
THIN-FILM INTEGRATED CIRCUIT DEVICE, ACTIVE MATRIX SUBSTRATE, LIQUID  
CRYSTAL DISPLAY DEVICE, AND ELECTRONIC APPARATUS

PUB. NO.:      **11-243209** [JP 11243209 A]

PUBLISHED:      September 07, 1999 (19990907)

INVENTOR(s): INOUE SATOSHI  
SHIMODA TATSUYA

APPLICANT(s): SEIKO EPSON CORP

APPL. NO.:      10-060593 [JP 9860593]

FILED:          February 25, 1998 (19980225)

INTL CLASS:      H01L-029/786; H01L-021/336; G02F-001/136

#### ABSTRACT

**PROBLEM TO BE SOLVED:** To provide simple manufacturing process and a low-cost thin-film device, while laminating order at manufacturing of a thin-film device is maintained, by allowing transfer of the thin-film device to a substrate at actual use.

**SOLUTION:** With a first separation layer such as amorphous silicon provided on a substrate which allows transmission of laser light, a thin-film device 140 such as TFT(thin-film-transistor) is formed on the substrate. A second separation layer 160 is formed on the thin-film device 140, over which a primary transfer body 180 is formed. By removing the substrate with a weakened bonding strength of the first separation layer under light irradiation, the thin-film device is primary-transferred to a primary-transfer body. Furthermore a secondary transfer body 200 is jointed to the underside surface of an exposed thin-film device via a bonding layer 190, and a second separation layer is fused with heat for weakened bonding strength, to have the primary-transfer body removed. Thus, the thin-film device is secondary-transferred to the secondary-transfer body.

特開平11-243209

(43) 公開日 平成11年(1999) 9月 7日

(51) Int. Cl. <sup>6</sup>  
 H01L 29/786  
 21/336  
 G02F 1/136 500

識別記号

F I

H01L 29/78 627 Z  
 G02F 1/136 500  
 H01L 29/78 627 D

審査請求 未請求 請求項の数 8 F D (全32頁)

(21) 出願番号 特願平10-60593

(22) 出願日 平成10年(1998) 2月25日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 井上 聡

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 下田 達也

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

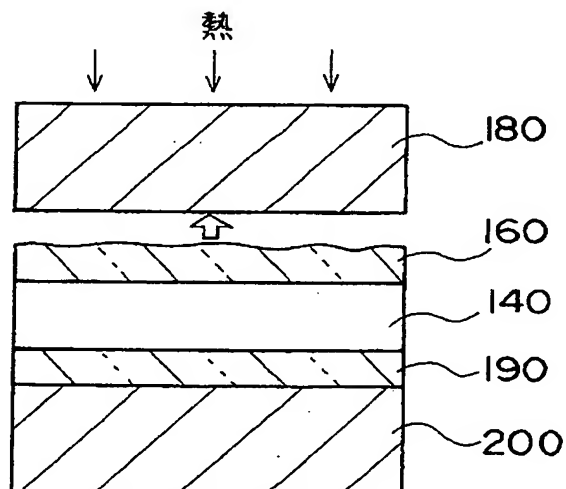
(74) 代理人 弁理士 井上 一 (外2名)

(54) 【発明の名称】 薄膜デバイスの転写方法、薄膜デバイス、薄膜集積回路装置、アクティブマトリクス基板、液晶表示装置および電子機器

(57) 【要約】 (修正有)

【課題】 薄膜デバイスの製造時の積層順序を維持したまま、実使用時の基板に薄膜デバイスを転写することを可能とし、製造プロセスを簡易にして安価な薄膜デバイスを提供する。

【解決手段】 レーザー光が透過可能な基板上にアモルファスシリコンなどの第1分離層を設けておき、その基板上にTFT等の薄膜デバイス140を形成する。さらに、薄膜デバイス140上に第2分離層160を形成し、その上に一次転写体180形成する。光照射で第1分離層の結合力を弱めて基板を除去することで、薄膜デバイスが一次転写体に一次転写される。さらに、露出した薄膜デバイスの下面に接着層190を介して二次転写体200を接合し、第2分離層を熱溶融させて結合力を弱め、一次転写体を除去する。これにより、薄膜デバイスは二次転写体に二次転写される。



## 【特許請求の範囲】

【請求項 1】 基板上に分離層を形成する第 1 工程と、前記分離層上に複数の薄膜から成る薄膜デバイスを含む被転写層を形成する第 2 工程と、前記被転写層上に転写体を接合する第 3 工程と、前記分離層を境にして前記被転写層より前記基板を除去して、前記被転写層を前記転写体に転写する第 4 工程と、

を有し、

前記薄膜デバイスを構成する前記複数の薄膜及び前記分離層の少なくとも一層の薄膜を、該薄膜の構成成分を含む液体が塗布された後に固化される液相プロセスを用いて形成することを特徴とする薄膜デバイスの転写方法。

【請求項 2】 請求項 1 に記載の転写方法を用いて前記転写体に転写されてなる薄膜デバイス。

【請求項 3】 基板上に第 1 分離層を形成する第 1 工程と、

前記第 1 分離層上に複数の薄膜から成る薄膜デバイスを含む被転写層を形成する第 2 工程と、

前記被転写層上に第 2 分離層を形成する第 3 工程と、

前記第 2 分離層上に一次転写体を接合する第 4 工程と、

前記第 1 分離層を境にして、前記被転写層より前記基板を除去する第 5 工程と、

前記被転写層の下側に二次転写体を接合する第 6 工程と、

前記第 2 分離層を境にして、前記被転写層より前記一次転写体を除去して、前記被転写層を前記二次転写体に転写する第 7 工程と、

を有し、

前記薄膜デバイスを構成する前記複数の薄膜及び前記第 1、第 2 分離層の少なくとも一層の薄膜を、該薄膜の構成成分を含む液体が塗布された後に固化される液相プロセスを用いて形成することを特徴とする薄膜デバイスの転写方法。

【請求項 4】 請求項 3 に記載の転写方法を用いて前記二次転写体に転写されてなることを特徴とする薄膜デバイス。

【請求項 5】 請求項 2 または 4 に記載の前記薄膜デバイスを含んで構成されることを特徴とする薄膜集積回路装置。

【請求項 6】 マトリクス状に配置された薄膜トランジスタ (TFT) と、その薄膜トランジスタの一端に接続された画素電極とを含んで画素部が構成されるアクティブマトリクス基板であって、

請求項 2 または 4 に記載の薄膜デバイスが前記画素部の薄膜トランジスタを含んで形成されて転写されて成ることを特徴とするアクティブマトリクス基板。

【請求項 7】 請求項 6 に記載のアクティブマトリクス基板を有することを特徴とする液晶表示装置。

【請求項 8】 請求項 2 または 4 に記載の薄膜デバイス

を有することを特徴とする電子機器。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜デバイスの転写方法、薄膜デバイス、薄膜集積回路装置、アクティブマトリクス基板、液晶表示装置および電子機器に関する。

【0002】

【背景技術】例えば、薄膜トランジスタ (TFT) を用いた液晶ディスプレイを製造するに際しては、基板上に薄膜トランジスタを CVD 等により形成する工程を経る。薄膜トランジスタを基板上に形成する工程は高温処理を伴うため、基板は耐熱性に優れる材質のもの、すなわち、軟化点および融点が高いものを使用する必要がある。そのため、現在では、1000℃程度の温度に耐える基板としては石英ガラスが使用され、500℃前後の温度に耐える基板としては耐熱ガラスが使用されている。

【0003】上述のように、薄膜デバイスを搭載する基板は、それらの薄膜デバイスを製造するための条件を満足するものでなければならない。つまり、使用する基板は、搭載されるデバイスの製造条件を必ず満たすように決定される。

【0004】しかし、TFT等の薄膜デバイスを搭載した基板が完成した後の段階のみに着目すると、上述の「基板」が必ずしも好ましくないこともある。

【0005】例えば、上述のように、高温処理を伴う製造プロセスを経る場合には、石英基板や耐熱ガラス基板等が用いられるが、これらは非常に高価であり、したがって製品価格の上昇を招く。

【0006】また、ガラス基板は重く、割れやすいという性質をもつ。パームトップコンピュータや携帯電話機等の携帯用電子機器に使用される液晶ディスプレイでは、可能な限り安価で、軽くて、多少の変形にも耐え、かつ落としても壊れにくいのが望ましいが、現実には、ガラス基板は重く、変形に弱く、かつ落下による破壊の恐れがあるのが普通である。

【0007】つまり、製造条件からくる制約と製品に要求される好ましい特性との間に溝があり、これら双方の条件や特性を満足させることは極めて困難であった。

【0008】そこで本発明者等は、薄膜デバイスを含む被転写層を従来のプロセスにて基板上に形成した後に、この薄膜デバイスを含む被転写層を基板から離脱させて、転写体に転写させる技術を提案している (特願平 8-225643 号)。このために、基板と被転写層である薄膜デバイスとの間に、分離層を形成している。この分離層に光を照射することで、分離層の層内および/または界面を剥離させて、基板と被転写層との結合力を弱めることで、被転写層を基板から離脱させることを可能としている。この結果、被転写層は転写体に転写され

る。ここで、薄膜デバイスを形成するのに高温処理を伴う製造プロセスを経る場合には、石英基板や耐熱ガラス基板等が用いられる。しかし、転写体はこのような高温処理に晒されることがないので、転写体として求められる制約が大幅に緩和される利点がある。

【 0 0 0 9 】

【発明が解決しようとする課題】 ここで薄膜デバイスが薄膜トランジスタ ( T F T ) を含む場合のプロセスについて説明する。 T F T は、絶縁層、導電層、ソース、ドレイン及びチャネル領域を有するシリコン半導体層を少なくとも有する複数の薄膜から成る薄膜積層構造を有する。 T F T のコストは、この薄膜積層構造の製造コストの大きく依存している。

【 0 0 1 0 】 この薄膜積層構造のうちの絶縁層の形成には、一般に N P C V D ( Nomal Pressure Chemical Vapor Deposition ) では膜厚の均一性が低いために、 L P ( Low Pressure ) C V D や P E ( Plasma Enhanced ) C V D が用いられる。金属層で代表される導電層は、スパッタにより形成される。シリコン半導体層を形成するためのシリコン膜も、 P E C V D や L P C V D にて形成される。さらに、このシリコン膜に対して、イオン打ち込み法やイオンドーピング法により不純物を導入する方法が用いられていた。あるいは、ソース・ドレイン領域となる高濃度不純物領域は、 C V D 装置により、不純物ドーブのシリコン膜で形成する方法が採用されていた。

【 0 0 1 1 】 上述の各種成膜に用いられる C V D 装置、スパッタ装置などはいずれも真空中にて処理する真空処理装置であり、大規模な真空排気設備を必要として初期投資コストが増大している。さらに、真空処理装置では、真空排気、基板加熱、成膜、ベントの順に基板が搬送されることにより、成膜などの処理がなされる。このため基板雰囲気を実大気 - 真空中に置換する必要があり、スループットにも限界がある。

【 0 0 1 2 】 また、イオン打ち込み装置やイオンドーピング装置も基本的に真空処理装置であり上記と同じ問題が生ずる。さらにこのイオン打ち込み装置やイオンドーピング装置では、プラズマの生成、イオンの引き出し、イオンの質量分析 ( イオン打ち込み装置の場合 ) 、イオンの加速、イオンの集束、イオンの走査など極めて複雑な機構が必要であり、初期投資がかなり高価となる。

【 0 0 1 3 】 このように、薄膜積層構造を製造するための薄膜形成技術やその加工技術は、基本的には L S I の製造技術と同様である。従って、 T F T 基板のコスト低減の主要な手段は、 T F T を形成する基板サイズの大型化、薄膜形成とその加工工程の効率向上及び歩留まり向上である。

【 0 0 1 4 】 しかし、コスト低減と大型の液晶表示装置の製造とを目的とした基板サイズの大型化は、真空処理装置内での基板の高速搬送の障害になるだけでなく、成膜工程の熱ストレスによって基板が割れ易くなるなどの

問題があり、成膜装置のスループット向上は極めて困難である。また、基板サイズの大型化は、同時に成膜装置の大型化を強いることになる。この結果、真空排気される容積の増大に起因した成膜装置の価格アップにより、初期投資のさらなる増大を招くことになり、結局大幅なコスト低減が困難となる。

【 0 0 1 5 】 尚、 T F T の歩留まり向上はコスト低減の有力な手段であるが、既に極限に近い歩留まりが達成されており、大幅な歩留まり向上は数字的にも困難な状況になっている。

【 0 0 1 6 】 また、各種層のパターニングのために、フォトリソグラフィ工程が実施されている。このフォトリソグラフィ工程では、レジスト膜の塗布工程、露光工程、現像工程が必要となる。さらにその後エッチング工程、レジスト除去工程が必要であり、パターニングのための工程が薄膜形成方法の工程数を増大する要因ともなっている。これが薄膜デバイスの製造コストアップの原因ともなっている。

【 0 0 1 7 】 このフォトリソグラフィ工程の中のレジスト塗布工程についても、基板上に滴下されたレジスト液のうち、スピンドラ後にはレジスト膜として残存するのは 1 % に満たない量であり、レジスト液の使用効率が悪化しているという問題がある。

【 0 0 1 8 】 また、露光工程に用いられる大型の露光装置にかわる低コストな方法として、印刷法などが提案されているが、加工精度などの問題があり実用には至っていない。

【 0 0 1 9 】 前述のように、現在の液晶表示装置は市場から大幅な価格低減を要求されていながら、 T F T 基板の大幅なコスト低減が困難な状況にある。

【 0 0 2 0 】 本発明は、薄膜デバイスの製造時に使用する基板と、例えば製品の実使用時に使用する基板 ( 製品の用途からみて好ましい性質をもった基板 ) とを、独立に自由に選択することを可能とし、しかも、その製造時に成膜される薄膜を、真空処理装置を用いずに成膜して、初期投資コスト及びランニングコストの低減と共にスループットを高めて、もって製造コストを大幅に低減することができる薄膜デバイス転写方法並びにそれを用いて製造される薄膜デバイス、アクティブマトリクス基板、液晶表示装置および電子機器を提供することにある。

【 0 0 2 1 】 本発明の他の目的は、製造コストを低減しながらも、製造時に使用した基板に対する薄膜デバイスの積層関係をそのまま維持して、その薄膜デバイスを実使用時に使用する基板に転写することができる新規な技術を提供することにある。

【 0 0 2 2 】

【課題を解決するための手段】 本発明に係る薄膜デバイスの転写方法は、基板上に分離層を形成する第 1 工程と、前記分離層上に複数の薄膜から成る薄膜デバイスを

含む被転写層を形成する第2工程と、前記被転写層上に転写体を接合する第3工程と、前記分離層を境にして前記被転写層より前記基板を除去して、前記被転写層を前記転写体に転写する第4工程と、を有し、前記薄膜デバイスを構成する前記複数の薄膜及び前記分離層の少なくとも一層の薄膜を、該薄膜の構成成分を含む液体が塗布された後に固化される液相プロセスを用いて形成することを特徴とする。

【0023】本発明の他の態様に係る薄膜デバイスの転写方法は、基板上に第1分離層を形成する第1工程と、前記第1分離層上に複数の薄膜から成る薄膜デバイスを含む被転写層を形成する第2工程と、前記被転写層上に第2分離層を形成する第3工程と、前記第2分離層上に一次転写体を接合する第4工程と、前記第1分離層を境にして、前記被転写層より前記基板を除去する第5工程と、前記被転写層の下側に二次転写体を接合する第6工程と、前記第2分離層を境にして、前記被転写層より前記一次転写体を除去して、前記被転写層を前記二次転写体に転写する第7工程と、を有し、前記薄膜デバイスを構成する前記複数の薄膜及び前記第1、第2分離層の少なくとも一層の薄膜を、該薄膜の構成成分を含む液体が塗布された後に固化される液相プロセスを用いて形成することを特徴とする。

【0024】前者の発明では、基板に対する薄膜デバイスの製造時の積層順序と、転写体に対する薄膜デバイスの完成時の積層順序が反対となるのに対し、後者の発明では2度転写するので、製造時と完成時の積層順序は一致する。

【0025】両発明では、薄膜デバイス及び分離層（あるいは第1、第2の分離層）のうちの少なくとも1層が、真空処理装置によらずに塗布膜として形成される。

【0026】本発明は、分離層あるいは薄膜デバイスを構成する絶縁層や導電層自体を塗布膜にて形成するものであり、同時に薄膜の平坦化も可能となる。この塗布膜は、CVD装置やスパッタ装置などの真空処理装置によらずに形成できるので、量産ラインを従来に比較して極めて少ない投資で構築することができ、製造装置のスループットが高くでき、薄膜デバイスのコストを大幅に削減することができる。

【0027】薄膜デバイスとしては、半導体層を含むもの、薄膜トランジスタを含むもの、下地絶縁層や上層の保護用絶縁層を含むものなど、種々の構造が対象となる。

【0028】このとき、薄膜デバイスに含まれる全ての絶縁層を塗布膜にすることが好ましい。ただし、薄膜トランジスタの特性を確保するのに膜質の条件が厳しいゲート絶縁層は、塗布膜以外の方法で形成しても良い。

【0029】特に本発明の目的であるデバイスコストを低減するには、薄膜デバイスに含まれる2層以上の薄膜が塗布膜にて形成されていることが望ましい。

【0030】絶縁層は、例えばSi-N結合を有するポリマー（ポリシラザン）を含む液体が塗布されかつ酸素雰囲気にて第1の熱処理がなされて得られる $SiO_2$ の塗布膜にて形成することができる。上記の組成で示されるポリシラザンは、クラック耐性が高く、耐酸素プラズマ性があり、単層でもある程度の膜厚の絶縁層として使用できる。

【0031】この絶縁層は、第1の熱処理後に該第1の熱処理よりも高温にて第2の熱処理がなされて、前記第1の熱処理後よりもその界面が清浄にされていることが好ましい。この第2の熱処理を、レーザアニールまたはランプアニールにより、高温短時間にて実施することができる。

【0032】半導体層は、シリコン粒子を含む液体が塗布されかつ第1の熱処理がなされたシリコン塗布膜中に、不純物が含有されて構成される。

【0033】この半導体層も、第1の熱処理後に該第1の熱処理よりも高温にて第2の熱処理がなされて、前記第1の熱処理後よりもその結晶性が向上されていることが好ましい。この第2の熱処理も、レーザアニールまたはランプアニールにより、高温短時間にて実施することができる。

【0034】半導体層は、有機半導体膜を用いることでも塗布形成することが可能となる。

【0035】シリコン塗布膜中に不純物を拡散させる方法として、シリコン塗布膜上に、不純物含有層を塗布形成する工程と、不純物含有層を加熱して、前記不純物を前記シリコン塗布膜中に拡散させる工程と、を含むことが好ましい。

【0036】従来、ソース・ドレイン領域となる高濃度不純物領域はCVD装置により不純物ドーピングのシリコン膜で形成する方法や、イオン打ち込み法やイオンドーピング法により不純物を導入する方法が用いられていたが、本発明では液体を塗布し焼成することにより不純物を含有する薄膜を形成し、該薄膜をランプアニールやレーザアニールなどの高温短時間の熱処理をして高濃度不純物領域を形成することによりソース・ドレイン領域を形成する。イオン打ち込み装置やイオンドーピング装置は基本的に真空装置であると同時にプラズマの生成、イオンの引き出し、イオンの質量分析（イオン打ち込み装置の場合）、イオンの加速、イオンの集束、イオンの走査など極めて複雑な機構が必要であり、不純物を含有する薄膜を塗布して熱処理をする装置に比較して装置価格の差は歴然としている。

【0037】導電層は、2つの形成方法があり、その一つは金属薄膜を形成する方法であり、他の一つは透明導電薄膜を形成する方法である。

【0038】導電層として金属薄膜を形成するには、導電性粒子を含む液体が塗布された後に、第1の熱処理により液体成分を蒸発させ、これにより導電性塗布膜を形

成できる。

【0039】この導電層も、第1の熱処理後に該第1の熱処理よりも高温にて第2の熱処理がなされて、前記第1の熱処理後よりも低抵抗にされていることが好ましい。この第2の熱処理も、レーザアニールまたはランプアニールにより、高温短時間にて実施することができる。

【0040】導電層として透明導電薄膜を形成する方法としては、塗布面を酸素雰囲気もしくは非還元性雰囲気にて熱処理する第1熱処理工程と、塗布面を水素雰囲気もしくは還元性雰囲気にて熱処理する第2熱処理工程と、を有することが好ましい。

【0041】導電層として透明電極を形成する場合には、塗布液として例えばインジウムとスズを含む有機酸が用いられる。この場合、好ましくは塗布後に粘度制御に用いられた溶剤を蒸発（例えば100℃程度の温度で）させた後に、上述の第1、第2の熱処理が実施される。第1の熱処理でインジウム酸化物およびスズ酸化物が形成され、第2の熱処理は水素雰囲気もしくは還元性雰囲気にて還元処理を行う。

【0042】ここで、第2熱処理工程での熱処理温度を、第1熱処理工程での熱処理温度よりも低く設定することが好ましい。このようにすると、第1熱処理工程を経た透明導電性塗布膜が、第2熱処理工程にて熱劣化することを防止できる。

【0043】第2熱処理工程後に、前記基板の温度が200℃以下になるまで、非酸化雰囲気に保持するとよい。こうすると、第2熱処理工程にて還元処理を受けた透明導電性塗布膜が大気中で再酸化することが抑制されるので、透明導電性塗布膜のシート抵抗値が増大しない。再酸化を確実に防止するには、大気への取り出し時の基板温度を100℃以下とすると良い。特に、塗布ITO膜の比抵抗は膜中の酸素欠陥が多いほど低くなるので、大気中の酸素によって透明導電性塗布膜に再酸化が起きると比抵抗が増大するからである。

【0044】この透明導電性塗布膜を形成するには、インジウム（In）及びスズ（Sn）を含む塗布液が前記基板上に塗布される。この塗布膜は第1熱処理にて酸化されてITO膜になる。この塗布ITO膜を用いれば、導電層を透明電極としても利用できる。

【0045】塗布ITO膜表面に金属メッキがなされると、透明電極以外の導電層として利用でき、しかも金属メッキによりコンタクト抵抗を下げることができる。

【0046】このコンタクト抵抗を下げるためには、塗布ITOのコンタクト面に、スパッタにより形成された導電性スパッタ膜をさらに設けると良い。

【0047】薄膜デバイスとしては、薄膜トランジスタを画素スイッチング素子するアクティブマトリクス基板を挙げることができる。この場合、画素電極を導電性塗布膜にて形成することが好ましい。この画素電極が形成

される面は通常段差があるが、導電性塗布膜にて画素電極を形成すると、導電性塗布膜の表面はほぼ平坦になるからである。このため、ラビングが良好に実施され、リバースチルドメインの発生を防止できる。

【0048】画素電極に用いられる導電性塗布膜としては、塗布ITO膜が好ましい。塗布ITOは透明電極となり、透過型液晶表示装置のアクティブマトリクス基板を製造するのに適している。

【0049】また本発明は、このアクティブマトリクス基板を用いた液晶表示装置、あるいは転写された薄膜デバイスを含む電子機器に適用することができる。

【0050】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。

【0051】（第1の実施の形態）図1～図9は本発明の第1の実施の形態（薄膜デバイスの転写方法）を説明するための図である。なお、第1の実施の形態は、薄膜デバイス層から構成される被転写層を2度転写して転写体に転写する方法に関するが、1度転写により転写体に転写するたけでもよい。また、各膜の成膜法のうち、液相プロセスについては、膜の種類毎に分けて後に整理して説明する。

【0052】[工程1]図1に示すように、基板100上に第1分離層（光吸収層）120を形成する。なお、一度転写の場合には、第1分離層120が分離層が唯一の分離層として機能する。

【0053】以下、基板100および第1分離層120について説明する。

【0054】①基板100についての説明

30 基板100は、光が透過し得る透光性を有するものであるのが好ましい。

【0055】この場合、光の透過率は10%以上であるのが好ましく、50%以上であるのがより好ましい。この透過率が低過ぎると、光の減衰（ロス）が大きくなり、第1分離層120を剥離するのにより大きな光量が必要とする。

【0056】また、基板100は、信頼性の高い材料で構成されているのが好ましい。この基板100上に形成される被転写層140を構成する全ての膜が液相プロセスにて実施される場合には、耐熱性も必要とされない。

【0057】ただし、基板100は、被転写層140の形成の際の最高温度をTmaxとしたとき、歪点がTmax以上の材料で構成されているのが好ましい。被転写層140の一部の膜を液相プロセス以外の比較的高温プロセスにて形成する場合には、基板100の構成材料は、歪点が350℃以上のものが好ましく、500℃以上のものがより好ましい。このようなものとしては、例えば、石英ガラス、コーニング7059、日本電気ガラスOA-2等の耐熱性ガラスが挙げられる。

50 【0058】また、基板100の厚さは、特に限定され

ないが、通常は、0.1～5.0mm程度であるのが好ましく、0.5～1.5mm程度であるのがより好ましい。基板100の厚さが薄すぎると強度の低下を招き、厚すぎると、基板100の透過率が低い場合に、光の減衰を生じ易くなる。なお、基板100の光の透過率が高い場合には、その厚さは、前記上限値を超えるものであってもよい。なお、光を均一に照射できるように、基板100の厚さは、均一であるのが好ましい。

#### 【0059】②第1分離層120の説明

第1分離層120は、物理的作用（光、熱など）、化学的作用（薬液との化学反応など）あるいは機械的作用

（引っ張り力、振動）のいずれか一つあるいは悪数の作用を受けることで、その結合力が減少されあるいは消滅され、それによりこの第1分離層120を介して基板100の分離を促すものである。

【0060】この第1分離層120として例えば、照射される光を吸収し、その層内および／または界面において剥離（以下、「層内剥離」、「界面剥離」と言う）を生じるような性質を有するものであり、好ましくは、光の照射により、第1分離層120を構成する物質の原子間または分子間の結合力が消失または減少すること、すなわち、アブレーションが生じて層内剥離および／または界面剥離に至るものがよい。

【0061】さらに、光の照射により、第1分離層120から気体が放出され、分離効果が発現される場合もある。すなわち、第1分離層120に含有されていた成分が気体となって放出される場合と、第1分離層120が光を吸収して一瞬気体になり、その蒸気が放出され、分離に寄与する場合とがある。このような第1分離層120の組成としては、例えば、次のA～Eに記載されるものが挙げられる。

#### 【0062】A. アモルファスシリコン（a-Si）

このアモルファスシリコン中には、水素（H）が含有されていてもよい。この場合、Hの含有量は、2原子%以上程度であるのが好ましく、2～20原子%程度であるのがより好ましい。このように、水素（H）が所定量含有されていると、光の照射によって水素が放出され、第1分離層120に内圧が発生し、それが上下の薄膜を剥離する力となる。アモルファスシリコン中の水素（H）の含有量は、成膜条件、例えばCVDにおけるガス組成、ガス圧、ガス雰囲気、ガス流量、温度、基板温度、投入パワー等の条件を適宜設定することにより調整することができる。

【0063】B. 酸化ケイ素又はケイ酸化合物、酸化チタンまたはチタン酸化合物、酸化ジルコニウムまたはジルコン酸化合物、酸化ランタンまたはランタン酸化合物等の各種酸化物セラミックス、透電体（強誘電体）あるいは半導体

酸化ケイ素としては、 $\text{SiO}$ 、 $\text{SiO}_2$ 、 $\text{Si}_3\text{O}_5$ が挙げられ、ケイ酸化合物としては、例えば $\text{K}_2\text{SiO}_3$ 、 $\text{L}$

$\text{i}$ 、 $\text{SiO}_3$ 、 $\text{CaSiO}_3$ 、 $\text{ZrSiO}_4$ 、 $\text{Na}_2\text{SiO}_3$ が挙げられる。

【0064】酸化チタンとしては、 $\text{TiO}$ 、 $\text{Ti}_2\text{O}_3$ 、 $\text{TiO}_2$ が挙げられ、チタン酸化合物としては、例えば、 $\text{BaTiO}_4$ 、 $\text{BaTiO}_3$ 、 $\text{Ba}_2\text{Ti}_2\text{O}_7$ 、 $\text{BaTi}_2\text{O}_7$ 、 $\text{CaTiO}_3$ 、 $\text{SrTiO}_3$ 、 $\text{PbTiO}_3$ 、 $\text{MgTiO}_3$ 、 $\text{ZrTiO}_2$ 、 $\text{SnTiO}_4$ 、 $\text{Al}_2\text{TiO}_5$ 、 $\text{FeTiO}_3$ が挙げられる。

【0065】酸化ジルコニウムとしては、 $\text{ZrO}_2$ が挙げられ、ジルコン酸化合物としては、例えば $\text{BaZrO}_3$ 、 $\text{ZrSiO}_4$ 、 $\text{PbZrO}_3$ 、 $\text{MgZrO}_3$ 、 $\text{K}_2\text{ZrO}_3$ が挙げられる。

【0066】C. PZT、PLZT、PLLZT、PBZT等のセラミックスあるいは誘電体（強誘電体）  
D. 窒化珪素、窒化アルミ、窒化チタン等の窒化物セラミックス

E. 有機高分子材料

有機高分子材料としては、 $-\text{CH}-$ 、 $-\text{CO}-$ （ケトン）、 $-\text{CONH}-$ （アミド）、 $-\text{NH}-$ （イミド）、 $-\text{COO}-$ （エステル）、 $-\text{N}=\text{N}-$ （アゾ）、 $-\text{CH}=\text{N}-$ （シフ）等の結合（光の照射によりこれらの結合が切断される）を有するもの、特に、これらの結合を多く有するものであればいかなるものでもよい。また、有機高分子材料は、構成式中に芳香族炭化水素（1または2以上のベンゼン環またはその縮合環）を有するものであってもよい。

【0067】このような有機高分子材料の具体例としては、ポリエチレン、ポリプロピレンのようなポリオレフィン、ポリイミド、ポリアミド、ポリエステル、ポリメチルメタクリレート（PMMA）、ポリフェニレンサルファイド（PPS）、ポリエーテルスルホン（PES）、エポキシ樹脂等があげられる。

#### 【0068】F. 金属

金属としては、例えば、Al、Li、Ti、Mn、In、Sn、Y、La、Ce、Nd、Pr、Gd、Smまたはこれらのうちの少なくとも1種を含む合金が挙げられる。

【0069】また、第1分離層120の厚さは、剥離目的や第1分離層120の組成、層構成、形成方法等の諸条件により異なるが、通常は、1nm～20μm程度であるのが好ましく、10nm～2μm程度であるのがより好ましく、40nm～1μm程度であるのがさらに好ましい。第1分離層120の膜厚が小さすぎると、成膜の均一性が損なわれ、剥離にムラが生じることがあり、また、膜厚が厚すぎると、第1分離層120の良好な剥離性を確保するために、光のパワー（光量）を大きくする必要があり、後に第1分離層120を除去する際に、その作業に時間がかかる。なお、第1分離層120の膜厚は、できるだけ均一であるのが好ましい。

【0070】第1分離層120の形成方法は、特に限定



されず、膜組成や膜厚等の諸条件に応じて適宜選択される。たとえば、CVD (MOCVD、低圧CVD、ECR-CVDを含む)、蒸着、分子線蒸着(MB)、スパッタリング、イオンプレーティング、PVD等の各種気相成膜法、電気メッキ、浸漬メッキ(ディッピング)、無電解メッキ等の各種メッキ法、ラングミュア・プロジェクト(LB)法、スピンコート、スプレーコート、ロールコート等の塗布法、各種印刷法、転写法、インクジェット法、粉末ジェット法等が挙げられ、これらのうちの2以上を組み合わせ形成することもできる。なお、液相プロセスについては後述する。

【0071】例えば、第1分離層120の組成がアモルファスシリコン(a-Si)の場合には、CVD、特に低圧CVDやプラズマCVDにより成膜することができる。

【0072】[工程2]次に、図2に示すように、第1分離層120上に、被転写層(薄膜デバイス層)140を形成する。

【0073】この薄膜デバイス層140のK部分(図2において1点鎖鎖線で囲んで示される部分)の拡大断面図を、図2の右側に示す。図示されるように、薄膜デバイス層140は、例えば、SiO<sub>2</sub>膜(中間層)142上に形成されたTFT(薄膜トランジスタ)を含んで構成され、このTFTは、ポリシリコン層にn型不純物を導入して形成されたソース、ドレイン層146と、チャネル層144と、ゲート絶縁膜148と、ゲート電極150と、層間絶縁膜154と、例えばアルミニウムからなる電極152とを具備する。

【0074】本実施の形態では、第1分離層120に接して設けられる中間層としてSiO<sub>2</sub>膜を使用しているが、Si<sub>3</sub>N<sub>4</sub>などのその他の絶縁膜を使用することもできる。SiO<sub>2</sub>膜(中間層)の厚みは、その形成目的や発揮し得る機能の程度に応じて適宜決定されるが、通常は、10nm~5μm程度であるのが好ましく、40nm~1μm程度であるのがより好ましい。中間層は、種々の目的で形成され、例えば、被転写層140を物理的または化学的に保護する保護層、絶縁層、導電層、レーザー光の遮光層、マイグレーション防止用のバリア層、反射層としての機能の内の少なくとも1つを発揮するものが挙げられる。

【0075】なお、場合によっては、SiO<sub>2</sub>膜等の中間層を形成せず、第1分離層120上に直接被転写層(薄膜デバイス層)140を形成してもよい。

【0076】被転写層140(薄膜デバイス層)は、図2の右側に示されるようなTFT等の薄膜デバイスを含む層である。

【0077】薄膜デバイスとしては、TFTの他に、例えば、薄膜ダイオードや、シリコンのPIN接合からなる光電変換素子(光センサ、太陽電池)やシリコン抵抗素子、その他の薄膜半導体デバイス、電極(例:IT

O、メサ膜のような透明電極)、スイッチング素子、メモリー、圧電素子等のアクチュエータ、マイクロミラー(ピエゾ薄膜セラミックス)、磁気記録薄膜ヘッド、コイル、インダクター、薄膜高透磁材料およびそれらを組み合わせたマイクロ磁気デバイス、フィルター、反射膜、ダイクロイックミラー等がある。上記の例示に限らず、本発明の趣旨に反しない種々の薄膜デバイスに適用できる。

【0078】このような薄膜デバイスは、その形成方法との関係で、通常、比較的高いプロセス温度を経て形成される。したがって、この場合、前述したように、基板100としては、そのプロセス温度に耐え得る信頼性の高いものが必要となる。

【0079】[工程3]次に、図3に示すように、薄膜デバイス層140上に、第2分離層として例えば熱溶融性接着層160を形成する。なお、第2分離層は、第1分離層と同様にアブレーション層で構成することもできる。また、一度転写の場合には、この第2分離層は不要である。

【0080】この熱溶融性接着層160として、薄膜デバイスへの不純物(ナトリウム、カリウムなど)汚染の虞が少ない、例えばプルーフワックス(商品名)などのエレクトロニクスワックスを挙げることができる。

【0081】なお、この種の熱溶融性接着層160は液相プロセスである塗布法、例えばスピンコート法により形成することができる。

【0082】第2分離層として、水溶性接着剤を用いることもできる。この種の水溶性接着剤として、例えばケミテック株式会社製のケミシール U-451D(商品名)、株式会社スリーボンド製のスリーボンド3046(商品名)などを挙げることができる。

【0083】このように、第2分離層160は薄膜デバイス層140の形成時には存在しないので、第1分離層120の材質よりも制約は少なく、耐熱性などは要求されない。

【0084】[工程4]さらに、図3に示すように、第2分離層である例えば熱溶融性接着層160の上に、一次転写体180を接着する。この一次転写体180は、薄膜デバイス層140の製造後に接着されるものであるもので、薄膜デバイス層140の製造時のプロセス温度などに対する制約はなく、常温時に保型性さえあればよい。本実施の形態ではガラス基板、合成樹脂など、比較的安価で保型性のある材料を用いている。なお、この一次転写体180としては、詳細を後述する二次転写体200と同一の材料を用いることができる。なお、一度転写の場合には、この一次転写体が最終の転写体として機能する。この場合、最終転写体180と被転写層140とは例えば適宜の接着層を介して接着される。

【0085】[工程5]次に、図4に示すように、基板100の裏面側から光を照射する。

【0086】この光は、基板100を透過した後第1分離層120に照射される。これにより、第1分離層120に層内剥離および/または界面剥離が生じ、結合力が減少または消滅する。

【0087】第1分離層120の層内剥離および/または界面剥離が生じる原理は、第1分離層120の構成材料にアブレーションが生じること、また、第1分離層120に含まれているガスの放出、さらには照射直後に生じる熔融、蒸散等の相変化によるものであることが推定される。

【0088】ここで、アブレーションとは、照射光を吸収した固定材料(第1分離層120の構成材料)が光化学的または熱的に励起され、その表面や内部の原子または分子の結合が切断されて放出することをいい、主に、第1分離層120の構成材料の全部または一部が熔融、蒸散(気化)等の相変化を生じる現象として現れる。また、前記相変化によって微小な発砲状態となり、結合力が低下することもある。

【0089】第1分離層120が層内剥離を生じるか、界面剥離を生じるか、またはその両方であるかは、第1分離層120の組成や、その他種々の要因に左右され、その要因の1つとして、照射される光の種類、波長、強度、到達深さ等の条件が挙げられる。

【0090】照射する光としては、第1分離層120に層内剥離および/または界面剥離を起こさせるものであればいかなるものでもよく、例えば、X線、紫外線、可視光、赤外線(熱線)、レーザー光、ミリ波、マイクロ波、電子線、放射線( $\alpha$ 線、 $\beta$ 線、 $\gamma$ 線)等が挙げられる。そのなかでも、第1分離層120の剥離(アブレーション)を生じさせ易いという点で、レーザー光が好ましい。

【0091】このレーザー光を発生させるレーザー装置としては、各種気体レーザー、固体レーザー(半導体レーザー)等が挙げられるが、エキシマレーザー、Nd-YAGレーザー、Arレーザー、CO<sub>2</sub>レーザー、COレーザー、He-Neレーザー等が好適に用いられ、その中でもエキシマレーザーが特に好ましい。

【0092】エキシマレーザーは、短波長域で高エネルギーを出力するため、極めて短時間で第1分離層2にアブレーションを生じさせることができ、よって隣接する転写体180や基板100等に温度上昇をほとんど生じさせることなく、すなわち劣化、損傷を生じさせることなく、第1分離層120を剥離することができる。

【0093】また、第1分離層120にアブレーションを生じさせるに際して、光の波長依存性がある場合、照射されるレーザー光の波長は、100nm~350nm程度であるのが好ましい。

【0094】図10に、基板100の、光の波長に対する透過率の一例を示す。図示されるように、200nmの波長に対して透過率が急峻に増大する特性をもつ。こ

のような場合には、210nm以上の波長の光例えば、Xe-CIエキシマレーザー光(波長308nm)、KrFレーザー光(波長248nm)などを照射する。

【0095】また、第1分離層120に、例えばガス放出、気化、昇華等の相変化を起こさせて分離特性を与える場合、照射されるレーザー光の波長は、350から1200nm程度であるのが好ましい。

【0096】また、照射されるレーザー光のエネルギー密度、特に、エキシマレーザーの場合のエネルギー密度は、10~5000mJ/cm<sup>2</sup>程度とするのが好ましく、100~500mJ/cm<sup>2</sup>程度とするのがより好ましい。また、照射時間は、1~1000nsec程度とするのが好ましく、10~100nsec程度とするのがより好ましい。エネルギー密度が低いかまたは照射時間が短いと、十分なアブレーション等が生じず、また、エネルギー密度が高いかまたは照射時間が長いと、第1分離層120を透過した照射光により被転写層140に悪影響を及ぼすおそれがある。

【0097】なお、第1分離層120を透過した照射光が被転写層140にまで達して悪影響を及ぼす場合の対策としては、例えば、第1分離層(レーザー吸収層)120上にタンタル(Ta)等の金属膜を形成する方法がある。これにより、第1分離層120を透過したレーザー光は、金属膜124の界面で完全に反射され、それよりの上の薄膜デバイスに悪影響を与えない。あるいは、第1分離層120上にシリコン系介在層例えばSiO<sub>2</sub>を介して、シリコン系レーザー吸収層であるアモルファスシリコン層を形成することもできる。こうすると、第1分離層120を透過した光は、その上のアモルファスシリコン層にて吸収される。ただしその透過光は、上層のアモルファスシリコン層にて再度アブレーションを生ずるほどの光エネルギーがない。また、金属とは異なり、アモルファスシリコン層上に薄膜デバイス層を形成できるので、既に確立された薄膜形成技術により品質の優れた薄膜デバイス層を形成できる。

【0098】レーザー光に代表される照射光は、その強度が均一となるように照射されるのが好ましい。照射光の照射方向は、第1分離層120に対し垂直な方向に限らず、第1分離層120に対し所定角度傾斜した方向であってもよい。

【0099】また、第1分離層120の面積が照射光の1回の照射面積より大きい場合には、第1分離層120の全領域に対し、複数回に分けて照射光を照射することもできる。また、同一箇所に2回以上照射してもよい。また、異なる種類、異なる波長(波長域)の照射光(レーザー光)を同一領域または異なる領域に2回以上照射してもよい。

【0100】次に、図5に示すように、基板100に力を加えて、この基板100を第1分離層120から離脱させる。図5では図示されないが、この離脱後、基板1

00上に第1分離層120が付着することもある。

【0101】[工程6]次に、図6に示すように、残存している第1分離層120を、例えば洗浄、エッチング、アッシング、研磨等の方法またはこれらを組み合わせた方法により除去する。これにより、被転写層（薄膜デバイス層）140が、一次転写体180に転写されたことになる。

【0102】なお、離脱した基板100にも第1分離層120の一部が付着している場合には同様に除去する。なお、基板100が石英ガラスのような高価な材料、希少な材料で構成されている場合等には、基板100は、好ましくは再利用（リサイクル）に供される。すなわち、再利用したい基板100に対し、本発明を適用することができ、有用性が高い。ここで、一度転写の場合には、本工程が最終工程となり、被転写層140の最終転写体180への転写が終了する。

【0103】[工程7]次に、図7に示すように、薄膜デバイス層140の下面（露出面）に、接着層190を介して、二次転写層200を接着する。

【0104】接着層190を構成する接着剤の好適な例としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気硬化型接着剤等の各種硬化型接着剤が挙げられる。接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコン系等、いかなるものでもよい。このような接着層190の形成は、例えば、塗布法によりなされる。なお、この接着層190の材料は、一度転写の場合の被転写層140と最終転写層180との接着に使用することができる。

【0105】前記硬化型接着剤を用いる場合、例えば被転写層（薄膜デバイス層）140の下面に硬化型接着剤を塗布し、さらに二次転写体200を接合した後、硬化型接着剤の特性に応じた硬化方法により前記硬化型接着剤を硬化させて、被転写層（薄膜デバイス層）140と二次転写体200とを接着し、固定する。

【0106】接着剤が光硬化型の場合、好ましくは光透過性の二次転写体200の外側から光を照射する。接着剤としては、薄膜デバイス層に影響を与えにくい紫外線硬化型などの光硬化型接着剤を用いれば、光透過性の一次転写体180側から、あるいは光透過性の一次、二次転写体180、200の両側から光照射しても良い。

【0107】なお、図示と異なり、二次転写体200側に接着層190を形成し、その上に被転写層（薄膜デバイス層）140を接着してもよい。なお、例えば二次転写体200自体が接着機能を有する場合等には、接着層190の形成を省略してもよい。

【0108】二次転写体200としては、特に限定されないが、基板（板材）、特に透明基板が挙げられる。なお、このような基板は平板であっても、湾曲板であってもよい。また、二次転写体200は、前記基板100

に比べ、耐熱性、耐食性等の特性が劣るものであってもよい。その理由は、本発明では、基板100側に被転写層（薄膜デバイス層）140を形成し、その後、被転写層（薄膜デバイス層）140を二次転写体200に転写するため、二次転写体200に要求される特性、特に耐熱性は、被転写層（薄膜デバイス層）140の形成の際の温度条件等に依存しないからである。この点は、一次転写体180についても同様である。

【0109】したがって、被転写層140の形成の際の最高温度を $T_{max}$ としたとき、一次、二次転写体180、200の構成材料として、ガラス転移点（ $T_g$ ）または軟化点が $T_{max}$ 以下のものを用いることができる。例えば、一次、二次転写体180、200は、ガラス転移点（ $T_g$ ）または軟化点が好ましくは800℃以下、より好ましくは500℃以下、さらに好ましくは320℃以下の材料で構成することができる。

【0110】また、一次、二次転写体180、200の機械的特性としては、ある程度の剛（強度）を有するものが好ましいが、可撓性、弾性を有するものであってもよい。

【0111】このような一次、二次転写体180、200の構成材料としては、各種合成樹脂または各種ガラス材が挙げられ、特に、各種合成樹脂や通常の（低融点の）安価なガラス材が好ましい。

【0112】合成樹脂としては、熱可塑性樹脂、熱硬化性樹脂のいずれでもよく、例えば、ポリエチレン、ポリプロピレン、エチレン-ブレンビレン共重合体、エチレン-酢酸ビニル共重合体（EVA）等のポリオレフィン、環状ポリオレフィン、変性ポリオレフィン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミド、ポリアミドイミド、ポリカーボネート、ポリ（4-メチルペンテン-1）、アイオノマー、アクリル系樹脂、ポリメチルメタクリレート、アクリル-スチレン共重合体（AS樹脂）、ブタジエン-スチレン共重合体、ポリオ共重合体（EVOH）、ポリエチレンテレフタレート（PET）、ポリブチレンテレフタレート（PBT）、プリシクロヘキサントレフタレート（PCT）等のポリエステル、ポリエーテル、ポリエーテルケトン（PEK）、ポリエーテルエーテルケトン（PEEK）、ポリエーテルイミド、ポリアセタール（POM）、ポリフェニレンオキシド、変性ポリフェニレンオキシド、ポリアリレート、芳香族ポリエステル（液晶ポリマー）、ポリテトラフルオロエチレン、ポリフッ化ビニリデン、その他フッ素系樹脂、スチレン系、ポリオレフィン系、ポリ塩化ビニル系、ポリウレタン系、フッ素ゴム系、塩素化ポリエチレン系等の各種熱可塑性エラストマー、エポキシ樹脂、フェノール樹脂、ユリア樹脂、メラミン樹脂、不飽和ポリエステル、シリコン樹脂、ポリウレタン等、またはこれらを主とする共重合体、ブレンド体、ポリマーアロイ等が挙げられ、こ

これらのうちの1種または2種以上を組み合わせる（例えば2層以上の積層体として）用いることができる。

【0113】ガラス材としては、例えば、ケイ酸ガラス（石英ガラス）、ケイ酸アルカリガラス、ソーダ石灰ガラス、カリ石灰ガラス、鉛（アルカリ）ガラス、バリウムガラス、ホウケイ酸ガラス等が挙げられる。このうち、ケイ酸ガラス以外のものは、ケイ酸ガラスに比べて融点が低く、また、成形、加工も比較的容易であり、しかも安価であり、好ましい。

【0114】二次転写体200として合成樹脂で構成されたものを用いる場合には、大型の二次転写体200を一体的に成形することができるとともに、湾曲面や凹凸を有するもの等の複雑な形状であっても容易に製造することができ、また、材料コスト、製造コストも安価であるという種々の利点が享受できる。したがって、合成樹脂の使用は、大型で安価なデバイス（例えば、液晶ディスプレイ）を製造する上で有利である。

【0115】なお、二次転写体200は、例えば、液晶セルのように、それ自体独立したデバイスを構成するものや、例えばカラーフィルター、電極層、誘電体層、絶縁層、半導体素子のように、デバイスの一部を構成するものであってもよい。

【0116】さらに、一次、二次転写体180、200は、金属、セラミックス、石材、木材紙等の物質であってもよいし、ある品物を構成する任意の面上（時計の面上、エアコンの表面上、プリント基板の上等）、さらには壁、柱、天井、窓ガラス等の構造物の表面上であってもよい。

【0117】【工程8】次に、図8に示すように、第2分離層である熱溶融性接着層160を加熱し、熱溶融させる。この結果、熱溶融性接着層160の接着力が弱まるため、一次転写体180を、薄膜デバイス層140により離脱させることができる。なお、一次転写体180に付着した熱溶融性接着剤を除去することで、この一次転写体180を繰り返し再利用することができる。

【0118】第2分離層160として上述した水溶性接着剤を用いた場合には、少なくとも第2分離層160を含む領域を純水に浸せばよい。

【0119】【工程9】最後に、薄膜デバイス層140の表面に付着した第2分離層160を除去することで、図9に示すように、二次転写体200に転写された薄膜デバイス層140を得ることができる。ここで、この二次転写体200に対する薄膜デバイス層140の積層関係は、図2に示すように当初の基板100に対する薄膜デバイス層140の積層関係と同じとなる。

【0120】以上のような各工程を経て、被転写層（薄膜デバイス層）140の二次転写体200への転写が完了する。その後、被転写層（薄膜デバイス層）140に隣接するSiO<sub>2</sub>膜の除去や、被転写層140上への配線等の導電層や所望の保護膜の形成等を行うこともでき

る。

【0121】本発明では、被剥離物である被転写層（薄膜デバイス層）140自体を直接に剥離するのではなく、第1分離層120及び第2分離層160において分離して二次転写体200に転写するため、被分離物（被転写層140）の特性、条件等にかかわらず、容易かつ確実に、しかも均一に転写することができ、分離操作に伴う被分離物（被転写層140）へのダメージもなく、被転写層140の高い信頼性を維持することができる。

10 【0122】次に、図2～図9の具体的な製造プロセスの例を図11～図21を用いて説明する。

【0123】（工程1）図11に示すように、基板（例えば石英基板）100上に、第1分離層（例えば、LPCVD法により形成されたアモルファスシリコン層）120と、中間層（例えば、SiO<sub>2</sub>膜）142と、アモルファスシリコン層（例えばLPCVD法により形成される）143とを順次に積層形成し、続いて、アモルファスシリコン層143の全面に上方からレーザー光を照射し、アニールを施す。これにより、アモルファスシリコン層143は再結晶化してポリシリコン層となる。

20 【0124】（工程2）続いて、図12に示すように、レーザーアニールにより得られたポリシリコン層をパターンニングして、アイランド144a、144bを形成する。

【0125】（工程3）図13に示されるように、アイランド144a、144bを覆うゲート絶縁膜148a、148bを、例えば、CVD法により形成する。

30 【0126】（工程4）図14に示されるように、ポリシリコンあるいはメタル等からなるゲート電極150a、150bを形成する。

【0127】（工程5）図15に示すように、ポリイミド等からなるマスク層170を形成し、ゲート電極150bおよびマスク層170をマスクとして用い、セルフアラインで、例えばボロン（B）のイオン注入を行う。これによって、p<sup>+</sup>層172a、172bが形成される。

【0128】（工程6）図16に示すように、ポリイミド等からなるマスク層174を形成し、ゲート電極150aおよびマスク層174をマスクとして用い、セルフアラインで、例えばリン（P）のイオン注入を行う。これによって、n<sup>+</sup>層146a、146bが形成される。

【0129】（工程7）図17に示すように、層間絶縁膜154を形成し、選択的にコンタクトホール形成後、電極152a～152dを形成する。

【0130】このようにして形成されたCMOS構造のTFTが、図2～図9における被転写層（薄膜デバイス層）140に該当する。なお、層間絶縁膜154上に保護膜を形成してもよい。

50 【0131】（工程8）図18に示すように、CMOS構成のTFT上に、第2分離層としての熱溶融性接着層

160を形成する。このとき、TFTの表層に生じていた段差が、熱溶融性接着剤160により平坦化される。なお、第2分離層は、第1分離層と同様にアブレーション層で構成することもでき、あるいは水溶性接着剤を用いることもできる。

【0132】ここで、薄膜デバイスであるTFT上にまず絶縁層などの保護層を形成し、その保護層上に第2分離層を設けることが好ましい。特に、第2分離層をアブレーション層とした場合に、アブレーション時に保護層により薄膜デバイス層を保護することができる。

【0133】また、特に第2分離層をアブレーション層にて形成する場合には、その第2分離層自体を第1分離層と同様に多層にて形成することもできる。さらに、この第2分離層と薄膜デバイス層との間に、金属層等の遮光層を設けるとさらに良い。アブレーション時に、薄膜デバイス層に光が入射することを防止できるからである。

【0134】この第2分離層形成後に、第2分離層である熱溶融性接着層160を介して、TFTを一次転写体（例えば、ソーダガラス基板）180に貼り付ける。

【0135】（工程9）図19に示すように、基板100の裏面から、例えば、Xe-C1エキシマレーザ光を照射する。これにより、第1分離層120の層内および／または界面において剥離を生じせしめる。

【0136】（工程10）図20に示すように、基板100を引き剥がす。

【0137】（工程11）さらに、第1分離層120をエッチングにより除去する。これにより、図21に示すように、CMOS構成のTFTが、一次転写体180に転写されたことになる。

【0138】（工程12）次に、図22に示すように、CMOS構成のTFTの下面に、熱溶融性樹脂層160よりも硬化点が低い接着層として、例えばエポキシ樹脂層190を形成する。次に、そのエポキシ樹脂層190を介して、TFTを二次転写体（例えば、ソーダガラス基板）200に貼り付ける。続いて、熱を加えてエポキシ樹脂層190を硬化させ、二次転写体200とTFTとを接着（接合）する。

【0139】（工程13）次に、図23に示すように例えばオープン210を用いて熱溶融性樹脂層160を熱により溶融させ、この熱溶融性樹脂層160を境にして、TFTを一次転写体180より引き剥がす。さらに、TFTの下面に残存している熱溶融性樹脂層160を、例えばキシレンなどにより除去する。これにより、図24に示すように、TFTが二次転写体200に転写される。この図24の状態は、図17に示す基板100及び第1分離層120を、二次転写体200及び接着層190に置き換えたものと同じとなる。従って、TFTの製造工程に用いた基板100に対する積層関係が、二次転写体200上にて確保される。このため、電極15

2a～152dが露出され、それへのコンタクトあるいは配線を容易に行うことができる。なお、図24の状態とした後に、その表層に保護層を形成しても良い。

【0140】以上の説明は、第1分離層120、薄膜デバイス層140などを通常の製造プロセスにより形成する例を説明したが、以下、各膜を真空処理装置の不要な塗布膜として、液相プロセスにて形成する場合について説明する。

【0141】（塗布絶縁膜の形成方法）以下、図2に示す中間層142、ゲート絶縁膜148（図13に示すゲート絶縁膜148a、148b）及層間絶縁膜154を、塗布絶縁膜にて形成する液相プロセスについて説明する。この方法は、図2に示す分離層120を、B、の酸化物にて形成する場合にも適用することができる。

【0142】図39は、液体を塗布し熱処理することにより薄膜例えば絶縁膜を形成する塗布型絶縁膜形成装置を示す。塗布された後に熱処理されることで絶縁膜となる液体として、ポリシラザン（Si-N結合を有する高分子の総称である）を挙げることができる。ポリシラザンのひとつは、 $[SiH_2NH]_n$ （nは正の整数）であり、ポリペルヒドロシラザンと言われる。この製品は、東燃（株）より「東燃ポリシラザン」の製品名で市販されている。なお、 $[SiH_2NH]_n$ 中のHがアルキル基（例えばメチル基、エチル基など）で置換されると、有機ポリシラザンとなり、無機ポリシラザンとは区別されることがある。本実施の形態では無機ポリシラザンを使用することが好ましい。

【0143】このポリシラザンをキシレンなどの液体に混合して、基板上に例えばスピン塗布する。この塗布膜は、水蒸気または酸素を含む雰囲気中で熱処理することにより、 $SiO_2$ に転化する。

【0144】塗布された後に熱処理することで得られる絶縁膜として、SOG（Spin-On-Glass）膜を挙げることができる。このSOG膜は、シロキサン結合を基本構造とするポリマーで、アルキル基を有する有機SOGとアルキル基を持たない無機SOGがあり、アルコールなどが溶媒として使用される。SOG膜は平坦化を目的としてLSIの層間絶縁膜に使用されている。ただし、有機SOG膜は酸素プラズマ処理に対してエッチングされ易く、無機SOG膜は数千オングストロームの膜厚でもクラックが発生し易いなどの問題がある。従って、従来は単層で層間絶縁膜などに使用されることは殆どなく、CVD絶縁膜の上層の平坦化層として利用される程度である。

【0145】この点、ポリシラザンはクラック耐性が高く、また耐酸素プラズマ性があり、単層でもある程度厚い絶縁膜として使用可能である。従って、ここではポリシラザンを使用する場合について説明する。

【0146】なお本実施の形態は、転写される薄膜積層構造を含む形成膜の少なくとも1層好ましくは複数層を

塗布膜にて形成するものであり、この条件を満足する限りにおいて、SOG膜を付加的に使用するものであっても良い。

【0147】図39において、ローダ601は、カセットに収納されている複数枚のガラス基板を一枚ずつ取り出し、スピコート602にガラス基板を搬送する。スピコート602では、図46に示すように、ステージ630上に基板632が真空吸着され、ディスペンサ634のノズル636からポリシラザン638が基板632上に滴下される。滴下されたポリシラザン638は基板中央部に図46のように広がる。ポリシラザンとキシレンの混合液はキャニスター缶と呼ばれる容器に入れられ、図39、図46に示す液体保管部605に保管される。ポリシラザンとキシレンの混合液は、液体保管部605から供給管640を介してディスペンサ634に供給され、基板上に塗布される。さらに、ステージ630の回転により、図47に示すように、ポリシラザン638がガラス基板632の全面に引き延ばされて塗布される。このとき、大部分のキシレンは蒸発する。ステージ630の回転数や回転時間は、図39に示す制御部606で制御され、数秒間で1000rpmまで回転数が上昇し、1000rpmで20秒程度保持され、さらに数秒後に停止する。この塗布条件にて、ポリシラザンの塗布膜の膜厚は約7000オングストロームとなる。

【0148】次に、ガラス基板は熱処理部603に搬送され、水蒸気雰囲気中で温度100-350℃、10-60分間熱処理され、SiO<sub>2</sub>に変成される。この熱処理は、温度制御部607で制御される。熱処理部603は、塗布型絶縁膜形成装置の処理能力を高くするため、前記スピコート602のタクトタイムと熱処理時間が整合するように、熱処理部603の長さや該炉内の基板収容枚数が設定される。ポリシラザンが混合される液体には例えばキシレンが用いられ、また変成時に水素やアンモニアなどが発生するため、少なくともスピコート602と熱処理部603には排気設備608が必要である。熱処理され絶縁膜が形成されたガラス基板はアンローダ604でカセットに収納される。

【0149】図39に示す塗布型絶縁膜形成装置は、従来のCVD装置と比較して、装置構成が著しく簡単であり、従って装置価格が格段に安くなる。しかもCVD装置と比較してスループットが高く、メンテナンスが簡単であり装置の稼働率が高いなどの特徴がある。この特徴により液晶表示装置のコストを大幅に低減することができる。

【0150】ここで、図2に示すゲート絶縁膜148はTFTの電気的特性を左右する重要な絶縁膜であり、膜厚、膜質と同時にシリコン膜との界面特性も制御されなければならない。

【0151】このためには、ゲート絶縁膜148の塗布形成前のシリコン膜の表面状態を清浄にすることの他

に、図40に示す塗布型絶縁膜形成装置を使用することが好ましい。図40に示す装置は、図39に示す装置の熱処理部603と同じ機能の第1の熱処理部603Aと、アンローダ604との間に、第2の熱処理部603Bを設けている。この第2の熱処理部603Bでは、第1の熱処理部603Aでの上述した熱処理の後に、第1の熱処理部603Aでの熱処理温度より高い400-500℃にて30-60分の熱処理を行うか、あるいはランプアニール、レーザアニールなどの高温短時間の熱処理を行うのが望ましい。

【0152】これにより、ゲート絶縁膜148などの絶縁膜は、図39の熱処理部603での熱処理のみの場合と比較して、より緻密化され、膜質及び界面特性が改善される。

【0153】なお、界面特性に関して言えば、塗布絶縁膜に比べて真空雰囲気中で形成されるCVD膜の方が制御し易いため、高性能なTFTが要求される場合には、TFTを構成する絶縁膜のうちゲート絶縁膜はCVD膜で形成し、その他の絶縁膜を本発明による塗布絶縁膜で形成してもよい。

【0154】（塗布シリコン膜の形成方法）次に、図11のチャンネル層143を、液相プロセスを用いた塗布シリコン膜にて形成する方法について説明する。この方法は、図2に示す分離層120をA、アモルファスシリコン及びB、半導体で形成された形成する場合にも適用することができる。

【0155】図39または図40に示す塗布液保管部605内に保管される塗布液として、シリコン粒子を含む液体を用意することで、図39または図40の装置と同じ装置を利用して、塗布シリコン膜を形成することができる。

【0156】塗布液に含有されるシリコン粒子の粒径は、例えば0.01-10μmのものを使用することができる。このシリコン粒子の粒径は、塗布されるシリコン膜の膜厚に応じて選択される。本発明者等が入手したシリコン粒子の粒径は、1μm程度のものが10%、10μm以下のものが95%を占めた。この粒径のシリコン粒子を、微粒子化装置によりさらに微粒子化することで、所望の粒径のシリコン粒子を得ることができる。

【0157】所定範囲の粒径を持つシリコン粒子は例えばアルコール等の液体に混ぜられた懸濁液とされ、塗布液保管部605に保管される。そして、ローダ605よりスピコート606に搬入された基板上に、シリコン粒子とアルコールとの懸濁液を吐出する。そして、塗布絶縁膜の形成と同様な塗布条件にてステージ630を回転させて、シリコン粒子の塗布膜を基板上にて引き延ばし、このとき大部分のアルコールが蒸発される。

【0158】次に、熱処理部603または第1の熱処理部603Aにて、塗布絶縁膜形成の場合と同様な熱処理条件にて基板を熱処理する。このとき、シリコン同士の



反応により結晶化されたシリコン膜が基板に形成される。

【0159】図39の装置を用いた場合には、さらに第2の熱処理部603Bにて、その基板を第1の熱処理部603Aでの熱処理温度より高い温度で熱処理する。この熱処理は、レーザアニールまたはランプアニールにより短時間で行うことが好ましい。

【0160】この第2の熱処理部603Bにて再度熱処理することで、第1の熱処理部603Aのみで熱処理されたものと比較して、シリコン膜の結晶性、緻密性及び他の膜との密着性が向上する。

【0161】図41、図42は、塗布シリコン膜及び塗布絶縁膜を連続して形成する成膜装置の構成図である。

【0162】図41の成膜装置は、ロード601、第1のスピコート部602A、第1の熱処理部603A、第2の熱処理部603B、第2のスピコート部602B、熱処理部603及びアンロード604をインライン接続している。第1のスピコート部602Aには、シリコン粒子とアルコールとの懸濁液を保管する第1の塗布液保管部605Aと第1の制御部606Aとが接続される。第2のスピコート部602Bには、ポリシラザンとキシレンとの混合液を保管する第2の塗布液保管部605Bと第2の制御部606Bとが接続される。

【0163】図41の装置を使用すれば、ロード、アンロードの回数が1回ずつ減るので、スループットがさらに高まる。

【0164】図42の成膜装置は、図41の成膜装置の第2の熱処理部603Bを、塗布絶縁膜の熱処理部603の後に配置し、結晶化シリコンを形成するための変形例を示している。この場合は、絶縁膜のキャップ層がついたシリコン膜を、レーザアニール等を実施する第2の熱処理部603Bによって結晶化することになる。絶縁膜はシリコン表面の反射率を下げる効果があるので、レーザエネルギーが効率よくシリコン膜に吸収されるという利点がある。また、レーザアニール後のシリコン膜の表面が平滑であることなどの特徴がある。なお、図42中の熱処理部603と第2の熱処理部603Bとを、一つの熱処理部で兼用しても良い。この場合には、この兼用された一つの熱処理部において、塗布絶縁膜の焼成と、その上のシリコン膜の結晶化の熱処理とを、同時に行うことができる。

【0165】（塗布シリコン膜の他の形成方法）塗布液を塗布し、その後熱処理することによりシリコン膜を形成する他の塗布型シリコン膜形成装置を図43に示す。CVD法でシリコン膜を形成するときにはモノシラン

( $\text{SiH}_4$ ) やジシラン ( $\text{Si}_2\text{H}_6$ ) が用いられるが、本実施の形態ではジシランやトリシラン ( $\text{Si}_3\text{H}_8$ ) などの高次のシランを用いる。シラン類の沸点は、モノシランが $-111.9^\circ\text{C}$ 、ジシランが $-14.5^\circ\text{C}$ 、トリシランが $52.9^\circ\text{C}$ 、テトラシラン ( $\text{Si}_4\text{H}_{10}$ ) が1

$0.8.1^\circ\text{C}$ である。モノシランとジシランは常温、常圧で気体であるが、トリシラン以上の高次のシランは液体である。ジシランはマイナス数十 $^\circ\text{C}$ にすれば液体となり塗布膜として利用することができる。ここでは主にトリシランを使用する場合について説明する。

【0166】図43において、ロード701でカセットからガラス基板が1枚づつ取り出されてロードロック室702に搬送され、ロードロック室702は排気装置711により減圧される。所定の圧力に達した後、ガラス基板は前記圧力と同程度の減圧状態となっているスピコート部703に移動し、トリシランがトリシラン保管部707からディスペンサを介してガラス基板上に塗布される。スピコート部703では回転数数100乃至2000rpmで数秒から20秒基板が回転しトリシランがスピコートされる。トリシランがスピコートされたガラス基板は前記圧力と同程度となっている第1の熱処理部704に直ちに搬送され、 $300-450^\circ\text{C}$ で数10分熱処理され膜厚が数100オングストロームのシリコン膜が形成される。次に、ガラス基板は前記圧力と同程度となっている第2の熱処理部705に搬送され、レーザアニールやランプアニールなどの高温短時間の熱処理を受ける。これにより、シリコン膜が結晶化される。次に、ガラス基板はロードロック室706に搬送され、窒素ガスにより大気圧に戻された後、アンロード707に搬送されカセットに収納される。

【0167】ここで排気装置711は、2つのロードロック室702、706に接続される1台と、スピコート部703、第1、第2の熱処理部704、705に接続される1台の計2台で構成するのが望ましい。そしてスピコート部703、第1の熱処理部704及び第2の熱処理部705は、排気装置711により常に排気され、不活性雰囲気での減圧状態（ $1.0-0.5$ 気圧程度）が保持される。シラン類は毒性がありガス化したシラン類が装置外に漏れないようにするためである。モノシランの許容濃度（TLV）は5ppmであり、ジシランなど高次のシランも同程度の許容濃度であると考えられている。また、シラン類は常温空气中で自然燃焼し、濃度が高いと爆発的に燃焼する。従って、少なくともスピコート部703、第1、第2の熱処理部704、705に接続される排気装置711の排気は、シラン類を無害化する排ガス処理装置712に接続する。尚、図43の各処理室701～707は互いにゲートバルブで接続され、ガス化したシラン類が2つのロードロック室に流れ込まないように、ガラス基板の搬送時に該ゲートバルブが開閉される。

【0168】スピコート部703の主要部は図46とほぼ同じであるが、図43においてガラス基板が真空チャックされるステージの温度は、温度制御部710で制御されることが好ましい。ここで、トリシランのときは常温望ましくは $0^\circ\text{C}$ 程度、ジシランを使用するときは $-4$

0℃以下望ましくは-60℃以下に制御される。また、ジシランやトリシランの保管部708や供給ライン（図示せず）も温度制御部710により、ステージ温度とほぼ同程度の温度に制御されることが好ましい。

【0169】ジシランやトリシランを液体として塗布するためには、これらの沸点より低い温度で塗布作業が行われなければならないが、トリシランの蒸気圧は常温常圧で約0.4気圧、ジシランの蒸気圧は常圧、-40℃で約0.3気圧であることを考慮し、該蒸気圧をできるだけ下げることがある。このために、これらシラン類や

基板の温度をできるだけ下げることが好ましい。

【0170】ジシランやトリシランなどの蒸気圧をより低くし、塗布膜の均一性を向上させるために、スピコート703や第1、第2の熱処理部704、705を、不活性ガスによる加圧状態としてもよい。加圧状態ではジシランなどの沸点温度が上昇し、同じ温度における蒸気圧が低くなるため、スピコート703の温度を前述の設定温度より高めにし、室温に近い温度に設定することもできる。この場合には、万トリシランなどが漏洩したときのことを考慮して、加圧状態が可能な構造の外側に減圧状態にできる2重構造とし、漏洩したトリシランなどを別に設ける排気装置で排気することが好ましい。この該排気ガスは、排ガス処理部712にて処理される。

【0171】また、スピコート703や第1、第2の熱処理部704、705の内部に滞留するシランガスも、排気装置711で排気される。

【0172】図44に示すシリコン膜形成装置は、図43に示すシリコン膜形成装置と、図39に示す絶縁膜形成装置をインライン結合したものである。即ち、図43の第2の熱処理部705とロードロック室706の間に、図39のスピコート部602及び熱処理炉603を導入した構成となっている。

【0173】図44において、シリコン膜は第2の熱処理部705でレーザアニールにより結晶化される処理までは、図43の装置の動作と同じである。結晶化されたシリコン膜は、スピコート602において、ポリシランや無機のSOG膜が塗布される。次に熱処理部603において、塗布された膜が絶縁膜に変成される。

【0174】スピコート703、第1、第2の熱処理部704、705は、図43と同様に不活性ガス雰囲気

の減圧状態である。図39では絶縁膜のスピコート602及び熱処理部603は常圧であったが、図44の装置では不活性ガス雰囲気の減圧状態とする。このための排気は排気装置608で行う。

【0175】図44により形成されるシリコン膜は、該シリコン膜の上に不活性雰囲気で絶縁膜が形成されるため、大気に晒されることがない。従って、TFT素子の特性を左右するシリコン膜と絶縁膜の界面を制御できるので、TFT素子の特性や該特性の均一性を向上させる

ことができる。

【0176】なお、図44ではシリコン膜の上の絶縁膜形成はシリコン膜の結晶化の後で行ったが、図42の装置と同様にして、シリコン膜の第1の熱処理後に絶縁膜を形成し、シリコン膜の結晶化をその絶縁膜の熱処理後に行ってもよい。この場合も、図42の場合と同様に、絶縁膜のキャップ層がついたシリコン膜をレーザアニールによって結晶化することになる。絶縁膜はシリコン表面の反射率を下げる効果があるので、レーザエネルギーが効率よくシリコン膜に吸収されるという利点がある。また、レーザアニール後のシリコン膜の表面が平滑であることなどの特徴がある。

【0177】（シリコン以外の半導体膜の形成方法）チャネル層となる半導体膜は、有機半導体膜にて形成することもできる。この有機半導体膜としては、ペンタセン（Pentacene）等があり、その成膜方法として蒸着法や溶液キャスト法を用いることができる。

【0178】（塗布シリコン膜への不純物拡散方法）図15及び図16に示すように、ソース、ドレイン領域となるシリコン膜へ不純物を拡散させる方法は、従来のイオン注入装置などを用いて実施しても良いが、不純物含有絶縁層を塗布した後に、その下層のシリコン膜に不純物を拡散させることが好ましい。

【0179】この不純物含有絶縁膜の形成は、図40に示す装置と同じ装置を用いることができる。本実施の形態では、リンガラスまたはボロンガラスを含むSOG膜を、不純物含有塗布膜として塗布するものとする。N型の高濃度不純物領域を形成する場合は、エタノール及び酢酸エチルを溶媒としてSi濃度が数wt%となるようにシロキサンポリマーを含有する液体に、該液体100mlあたり数百μgのP2O5を含有するSOG膜を不純物含有塗布膜として使用する。この場合、図2の塗布液保管部605に、その塗布液を保管し、スピコート602より該塗布液を基板上に塗布する。さらにスピコート602において、回転数が数1000rpmで基板を回転することで、前記SOG膜として数1000オングストロームの膜厚が得られる。この不純物含有塗布膜は、第1の熱処理部603Aで300℃乃至500℃で熱処理され、数モル%のP2O5を含むリンガラス膜となる。リンガラス膜が形成された基板は、第2の熱処理部603Bにおいて、ランプアニールまたはレーザアニールの高温短時間の熱処理を受け、SOG膜中の不純物がその下層のシリコン膜中に固相拡散して、該シリコン膜中に高濃度不純物領域が形成される。TFT基板は最後にアンローダ604でカセットに収納される。

【0180】このソース・ドレイン領域の形成では、塗布工程及び高温短時間のアニール工程とも1分以内の処理が可能であり、非常に高い生産性を有する。尚、熱処理工程は数10分程度必要であるが熱処理炉の長さや構造を工夫することによりタクト時間を削減できる。



【0181】本実施の形態よれば、ソース・ドレイン領域の形成は、従来のイオン打ち込みやイオンドーピングの代わりに塗布膜の形成と高温短時間の熱処理により行われるので、安価で且つスループットの高い装置を用いてTFTを製造することができる。

【0182】(塗布導電膜の形成方法)次に、導電性粒子を含有した液体を塗布して、図2に示す導電膜152(図17に示す導電膜152a, 1572b, 152c, 152d)を塗布導電膜を形成する方法について説明する。この方法は、分離層120を、F、金属として形成する場合にも用いることができる。この塗布導電膜も、図39または図40に示す装置を用いて製造することができる。このとき、図39、図40の塗布液保管部605に保管される液体は、金属などの導電性物質の微粒子を液体例えば有機溶媒に分散させたものを用いる。例えば、粒径80-100オングストロームの銀微粒子をテルピネオールやトルエンなどの有機溶媒に分散させたものを、スピンコート602より基板上に吐出する。その後、基板を1000rpmで回転させてその塗布液を基板上にスピンコートする。さらに、図39の熱処理部603あるいは図40の第1の熱処理部603Aにて、250-300℃で熱処理すれば、数千オングストロームの導電膜を得ることができる。導電性物質の微粒子には、そのほかにAu、Al、Cu、Ni、Co、Cr、ITOなどがあり、塗布型導電膜形成装置により導電膜を形成することができる。

【0183】得られた導電膜は微粒子の集合であり非常に活性であるため、スピンコート602と、熱処理部603または第1の熱処理部603Aは不活性ガス雰囲気にする必要がある。

【0184】また、塗布導電膜の抵抗値はバルクの抵抗値に比べると1桁程度高くなることがある。この場合には、図40の第2の熱処理部603Bにて、塗布導電膜を300乃至500℃にてさらに熱処理すると、導電膜の抵抗値が低下する。このとき同時に、TFTのソース領域と、塗布導電膜で形成したソース配線とのコンタクト抵抗、さらにはドレイン領域と、塗布導電膜で形成したドレイン電極とのコンタクト抵抗を低減することができる。第2の熱処理部603Bにて、ランプアニールやレーザアニールなどの高温短時間の熱処理を行うと、塗布導電膜の低抵抗化とコンタクト抵抗の低減をより効果的に行うことができる。また、異種の金属を多層形成して、信頼性を向上させることもできる。Agは比較的空气中で酸化され易いので、Agの上に空气中で酸化されにくいAlやCuなどを形成するとよい。

【0185】(塗布導電層の他の形成方法)この方法は、後述する塗布ITO膜の上に、金属メッキ層を形成して導電膜を形成する方法である。

【0186】図45は、塗布ITO表面にNiメッキを施すフローチャートを示している。図45のステップ1

にて、上述した方法で塗布ITO膜を形成する。次にステップ2にて、塗布ITO表面を例えばライトエッチングして、その表面を活性化させる。ステップ3では、ステップ4のNiメッキ処理の前処理として、まず塗布ITOの表面に、Pd/Snの錯塩を付着させ、次に表面にPdを析出させる処理を行う。

【0187】ステップ4のNiメッキ工程では、例えば無電解メッキ工程を実施することで、塗布ITO表面に析出されたPdが、Niに置換されてNiメッキ処理がなされる。ステップ4にてさらにNiメッキ層をアニールすることで、そのメッキ層が緻密化される。最後に、ステップ5にて、Niメッキ上に酸化防止層としての貴金属メッキ例えばAuメッキ処理することで、導電層が完成する。

【0188】この方法により、塗布ITO膜をベースとしながらも、メッキ層を形成して透明電極以外の導電層を形成することができる。

【0189】(スピンコート以外の塗布方法)図48乃至図50は、薄膜を形成するための液体やフォトリソ時のマスクに使用されるレジストなどの液体を塗布する塗布装置を示す図である。本実施の形態では塗布する液体としてレジストを例に挙げて説明する。レジスト塗布に限らず、もちろん上述した各種塗布膜の形成にも利用できる。図48において、ステージ801上に基板802が真空吸着されている。レジストは液体保管部807から供給管806を通してディスペンサヘッド804に供給される。レジストはさらに、ディスペンサヘッド807に設けられた複数のノズル805から、基板802上に非常に多くのドット803として塗布される。

【0190】ノズル805の詳細断面図を図49に示す。図49はインクジェットプリンタのヘッドと同様な構造であり、 piezo素子の振動でレジストを吐出するようになっている。レジストは入り口部811から供給口812を介してキャビティ部813に溜まる。振動板815に密着しているpiezo素子814の伸縮により該振動板815が動き、キャビティ813の体積が減少または増加する。レジストはキャビティ813の体積が減少するときノズル口816から吐出され、キャビティ813の体積が増加するとき、レジストは供給口812からキャビティ813に供給される。ノズル口816は例えば図50に示すように2次元的に複数個配列されており、図48に示したように、基板802またはディスペンサ804が相対的に移動することによって、基板全面にレジストがドット状に塗布される。図50において、ノズル口816の配列ピッチは、横方向ピッチP1が数100μm、縦方向ピッチP2が数mmである。ノズル口816の口径は数10μm乃至数100μmである。一回の吐出量は数10ng乃至数100ngで、吐出されるレジストの液滴の大きさは直径数10μm乃至数100μmである。ドット状に塗布されるレジストは、ノ

ズル 8 0 5 から吐出された直後は数 1 0 0  $\mu\text{m}$  の円形である。レジストを基板全面に塗布する場合は、前記ドット 8 0 3 のピッチも数 1 0 0  $\mu\text{m}$  とし、回転数が数百乃至数千 rpm で数秒間基板を回転すれば、均一な膜厚の塗布膜が得られる。塗布膜の膜厚は基板の回転数や回転時間だけでなく、ノズル口 8 1 6 の口径及びドット 8 0 3 のピッチによっても制御可能である。

【0191】このレジスト塗布方式はインクジェット方式の液体塗布方式であり、基板全面にドット状に塗布されるため、ドット 8 0 3 間のレジストのない部分にレジストが塗布されるように基板を移動例えば回転させればよいので、レジストを効率的に使用することができる。この方式はレジストだけでなく、前述した塗布膜にて形成される絶縁膜、シリコン膜、導電膜の形成にも同様に適用できるので、液晶表示装置のコスト低減に非常に大きな効果をもたらすものである。

【0192】また、インクジェット方式の液体塗布において、ノズル口 8 1 6 の口径は更に小さくすることができるので、10~20  $\mu\text{m}$  幅の線状のパターンに塗布することも可能である。この技術をシリコン膜や導電膜の形成に用いれば、フォトリソグラフィ工程が不要な直接描画が可能となる。TFT のデザインルールが数 1 0  $\mu\text{m}$  程度であれば、この直接描画と塗布方式の薄膜形成技術を組み合わせることにより、CVD 装置、スパッタ装置、イオン打ち込みやイオンドーピング装置、露光装置、エッチング装置を使用しない液晶表示装置の製造が可能となる。即ち、本発明によるインクジェット方式の液体塗布装置と、レーザアニール装置やランプアニール装置などの熱処理装置のみで液晶表示装置が製造できるのである。

【0193】(その他の膜形成方法に関して) 分離層 1 2 0 を、E. 有機高分子材料にて形成する場合には、液状の有機高分子をスピコート法などで塗布し、その後バークすることで、塗布膜として形成することができる。図 1 8 に示す接着層 1 6 0 も、塗布膜にて形成することができる。分離層 1 2 0 を、B. ~C. に示す各種セラミックスにて形成する場合も、液状のセラミックス材料を塗布したのち、熱処理好ましくはレーザアニールなどの低温熱処理にて焼結することで得ることができる。

【0194】(第 2 の実施の形態) 上述の第 1 の実施の形態の形態で説明した技術を用いると、例えば、図 2 5 (a) に示すような、薄膜デバイスを用いて構成されたマイクロコンピュータを所望の基板上に形成できるようになる。

【0195】図 2 5 (a) では、プラスチック等からなる二次転写体としてのフレキシブル基板 1 8 2 上に、薄膜デバイスを用いて回路が構成された CPU 3 0 0, RAM 3 2 0, 入出力回路 3 6 0 ならびに、これらの回路の電源電圧を供給するための、アモルファスシリコンの

PIN 接合を具備する太陽電池 3 4 0 が搭載されている。

【0196】図 2 5 (a) のマイクロコンピュータは二次転写体であるフレキシブル基板 1 8 2 上に形成されているため、図 2 5 (b) に示すように曲げに強く、また、軽量であるために落下にも強いという特徴がある。また、図 2 5 (a) に示すプラスチック基板 1 8 2 は、電子機器のケースを兼用しても良い。こうすると、ケースの内面および外面の少なくとも一方に薄膜デバイスが転写された電子機器を製造できる。

【0197】(第 3 の実施の形態) 本実施の形態では、上述の薄膜デバイスの転写技術を用いて、図 2 6 に示されるような、アクティブマトリクス基板を用いたアクティブマトリクス型の液晶表示装置を作成する場合の製造プロセスの例について説明する。

【0198】(液晶表示装置の構成) 図 2 6 に示すように、アクティブマトリクス型の液晶表示装置は、バックライト等の照明光源 4 0 0, 偏光板 4 2 0, アクティブマトリクス基板 4 4 0, 液晶 4 6 0, 対向基板 4 8 0, 偏光板 5 0 0 を具備する。

【0199】なお、本発明のアクティブマトリクス基板 4 4 0 と対向基板 4 8 0 にプラスチックフィルムのようなフレキシブル基板を用いる場合は、照明光源 4 0 0 に代えて反射板を採用した反射型液晶パネルとして構成すると、可撓性があるため衝撃に強くかつ軽量のアクティブマトリクス型液晶パネルを実現できる。なお、画素電極を金属で形成した場合、反射板および偏光板 4 2 0 は不要となる。

【0200】本実施の形態で使用するアクティブマトリクス基板 4 4 0 は、画素部 4 4 2 に TFT を配置し、さらに、ドライバ回路(走査線ドライバおよびデータ線ドライバ) 4 4 4 を搭載したドライバ内蔵型のアクティブマトリクス基板である。

【0201】このアクティブマトリクス型液晶表示装置の要部の断面図が図 2 7 に示され、また、液晶表示装置の要部の回路構成が図 2 8 に示される。

【0202】図 2 8 に示されるように、画素部 4 4 2 は、ゲートがゲート線 G 1 に接続され、ソース・ドレインの一方がデータ線 D 1 に接続され、ソース・ドレインの他方が液晶 4 6 0 に接続された TFT (M1) と、液晶 4 6 0 とを含む。

【0203】また、ドライバー部 4 4 4 は、画素部の TFT (M1) と同じプロセスにより形成される TFT (M2) を含んで構成される。

【0204】図 2 7 の左側に示されるように、画素部 4 4 2 における TFT (M1) は、ソース・ドレイン層 1 1 0 0 a, 1 1 0 0 b と、チャンネル 1 1 0 0 e と、ゲート絶縁膜 1 2 0 0 a と、ゲート電極 1 3 0 0 a と、絶縁膜 1 5 0 0 と、ソース・ドレイン電極 1 4 0 0 a, 1 4 0 0 b とを含んで構成される。

【0205】なお、参照番号1700は画素電極であり、参照番号1702は画素電極1700が液晶460に電圧を印加する領域（液晶への電圧印加領域）を示す。図中、配向膜は省略してある。画素電極1700はITO（光透過型の液晶パネルの場合）あるいはアルミニウム等の金属（反射型の液晶パネルの場合）により構成される。

【0206】また、図27の右側に示されるように、ドライバ部444を構成するTFT（M2）は、ソース、ドレイン層1100c、1100dと、チャンネル1100fと、ゲート絶縁膜1200bと、ゲート電極1300bと、絶縁膜1500と、ソース・ドレイン電極1400c、1400dとを含んで構成される。

【0207】なお、図27において、参照番号480は、例えば、対向基板（例えば、ソーダガラス基板）であり、参照番号482は共通電極である。また、参照番号1000はSiO<sub>2</sub>膜であり、参照番号1600は層間絶縁膜（例えば、SiO<sub>2</sub>膜）であり、参照番号1800は接着層である。また、参照番号1900は、例えばソーダガラス基板からなる基板（転写体）である。

【0208】（液晶表示装置の製造プロセス）以下、図27の液晶表示装置の製造プロセスについて、図29～図34を参照して説明する。

【0209】まず、図11～図21と同様の製造プロセスを経て、図29のようなTFT（M1、M2）を、信頼性が高くかつレーザー光を透過する基板（例えば、石英基板）3000上に形成し、保護膜1600を構成する。なお、図29において、参照番号3100は第1分離層（レーザー吸収層）である。また、図29では、TFT（M1、M2）は共にn型のMOSFETとしている。但し、これに限定されるものではなく、p型のMOSFETや、CMOS構造としてもよい。

【0210】次に、図30に示すように、保護膜1600を選択的にエッチングし、電極1400aに導通するITO膜あるいはアルミニウム等の金属からなる画素電極1700を形成する。ITO膜を用いる場合には透過型の液晶パネルとなり、アルミニウム等の金属を用いる場合には反射型の液晶パネルとなる。

【0211】次に、図31に示すように、第2分離層である熱溶融性接着層1800を介して、一次転写体である基板1900を接合（接着）する。なお、第2分離層は、第1分離層と同様にアブレーション層で構成することもできる。

【0212】次に、図31に示すように、基板3000の裏面からエキシマレーザー光を照射し、この後、基板3000を引き剥がす。

【0213】次に、第1分離層（レーザー吸収層）3100を除去する。これにより、図32に示すように、画素部442及びドライバ部444は、一次転写体1900に転写される。

【0214】次に、図33に示すように、熱硬化性接着層2000を介して、二次転写体2100を、SiO<sub>2</sub>膜1000の下面に接合する。

【0215】その後、例えば一次転写体1900をオーブン上に載置して、熱溶融性接着剤1800を溶融させ、一次転写体1900を離脱させる。保護膜1600及び画素電極1700に付着している熱溶融性接着層1900も除去する。

【0216】これにより、図34に示すように、二次転写体2100に転写されたアクティブマトリクス基板440が完成する。画素電極1700は表層より露出しており、液晶との電気的な接続が可能となっている。この後、アクティブマトリクス基板440の絶縁膜（SiO<sub>2</sub>などの中間層）1000の表面および画素電極1700の表面に配向膜を形成して配向処理が施される。図34では、配向膜は省略してある。

【0217】そしてさらに、図27に示すように、その表面に画素電極1700と対向する共通電極が形成され、その表面が配向処理された対向基板480と、アクティブマトリクス基板440とを封止材（シール材）で封止し、両基板の間に液晶を封入して、液晶表示装置が完成する。

【0218】なお、上述した液晶表示装置を構成する部材上の塗布膜のうち、第1の実施の形態に示した膜と同様の機能を有する膜については、第1の実施の形態に示した液相プロセスを用いて形成することができる。

【0219】以下は、透明電極1700を塗布膜にて形成するための液相プロセスについて説明する。

【0220】（透明電極の形成方法）次に、塗布ITO膜を用いた透明電極の成形方法について説明する。この塗布ITOの成膜も、図40と同じ装置を用いて実施できる。本実施の形態で用いる塗布液は、有機インジウムと有機スズとがキシロール中に97：3の比率で8%配合された液状のもの（たとえば、旭電化工業株式会社製の商品名：アデカITO塗布膜／ITO-103L）である。なお、塗布液としては、有機インジウムと有機スズとの比が99：1から90：10までの範囲にあるものを使用することができる。この塗布液が図40の塗布液保管部605に保管される。

【0221】この塗布液が、スピンコート602にて基板上に吐出され、さらに基板を回転させることでスピンコートされる。

【0222】次に、塗布膜の熱処理が実施されるが、このときの熱処理条件は下記の通り設定した。まず、図40の第1の熱処理部603Aにて、250℃～450℃の空気中あるいは酸素雰囲気中で30分から60分の第1の熱処理を行った。次に、第2の熱処理部603Bにて、200℃～400℃の水素含有雰囲気中で30分から60分の第2の熱処理を行った。その結果、有機成分が除去され、インジウム酸化物と錫酸化物の混合膜（I

ITO膜)が形成される。上記熱処理により、膜厚が約500オングストローム〜約2000オングストロームのITO膜は、シート抵抗が $10^2 \Omega/\square \sim 10^4 \Omega/\square$ で、光透過率が90%以上となり、画素電極41として十分な性能を備えたITO膜とすることができる。前記第1の熱処理後のITO膜のシート抵抗は $10^5 \sim 10^6 \Omega/\square$ のオーダーであるが、前記第2の熱処理のよりシート抵抗は $10^2 \sim 10^4 \Omega/\square$ のオーダーまで低下する。

【0223】この塗布ITO膜の形成は、図41または図42に示す装置によって、塗布ITO膜と塗布絶縁膜とをインラインにて製造することができる。このようにすれば形成直後の活性な塗布ITO膜の表面を絶縁膜で保護することができる。

【0224】なお、この実施の形態はTF Tアクティブマトリクス基板を例に挙げて薄膜デバイスを説明したが、同じアクティブマトリクス基板としてTFD (Thin Film Diode)、MIS (金属-絶縁-シリコン)などの他の2端子、3端子素子を画素スイッチング素子とするものにも同様に適用できる。例えばTFDを用いたアクティブマトリクス基板の薄膜積層構造は半導体層を含まず、導電層と絶縁層のみで構成されるが、この場合にも本発明を適用できる。さらには、本発明はアクティブマトリクス基板にのみでなく、表示要素としても液晶によらずに例えばEL (エレクトロ ルミネッセンス)などを用いるものでも良い。さらには、TF Tを含む半導体デバイス、DMD (デジタル ミラー デバイス)など、導電層と絶縁層を含み、さらには半導体層を含む種々の薄膜積層構造を有する薄膜デバイス及びそれを搭載した電子機器に本発明を適用可能である。

【0225】また、本発明の転写方法により製造される薄膜デバイスの利用形態として、製品の価格などのIDを象徴する従来のバーコードに置き換えられるID回路を挙げることができる。この場合、例えば薄膜デバイスが転写されたラベル状の転写体は両面テープを介して種々の物品に貼付される。物品に付されたID回路に通電することで、その物品のIDが読みとられる。

【0226】(第4の実施の形態)図35に本発明の第4の実施の形態を示す。

【0227】本実施の形態では、上述の薄膜デバイスの転写方法を複数回実行して、転写元の基板よりも大きい基板(転写体)上に薄膜デバイスを含む複数のパターンを転写し、最終的に大規模なアクティブマトリクス基板を形成する。

【0228】つまり、大きな基板7000上に、複数回の転写を実行し、画素部7100a〜7100Pを形成する。図35の上側に一点鎖線で囲んで示されるように、画素部には、TF Tや配線が形成されている。図35において、参照番号7210は走査線であり、参照番号7200は信号線であり、参照番号7220はゲート電極であり、参照番号7230は画素電極である。

【0229】信頼性の高い基板を繰り返し使用し、あるいは複数の第1の基板を使用して薄膜パターンの転写を複数回実行することにより、信頼性の高い薄膜デバイスを搭載した大規模なアクティブマトリクス基板を作成できる。

【0230】(第5の実施の形態)本発明の第5の実施の形態を図36に示す。

【0231】本実施の形態の特徴は、上述の薄膜デバイスの転写方法を複数回実行して、転写元の基板上よりも大きな基板上に、設計ルール(つまりパターン設計する上でのデザインルール)が異なる薄膜デバイス(つまり、最小線幅が異なる薄膜デバイス)を含む複数のパターンを転写することである。

【0232】図36では、ドライバー搭載のアクティブマトリクス基板において、画素部(7100a〜7100p)よりも、より微細な製造プロセスで作成されたドライバ回路(8000〜8032)を、複数回の転写によって基板6000の周囲に作成してある。

【0233】ドライバ回路を構成するシフトレジスタは、低電圧下においてロジックレベルの動作をするので画素TF Tよりも耐圧が低くてよく、よって、画素TF Tより微細なTF Tとなるようにして高集積化を図ることができる。

【0234】本実施の形態によれば、設計ルールレベルの異なる(つまり製造プロセスが異なる)複数の回路を、一つの基板上に実現できる。なお、シフトレジスタの制御によりデータ信号をサンプリングするサンプリング手段(図25の薄膜トランジスタM2)は、画素TF T同様に高耐圧が必要なので、画素TF Tと同一プロセス/同一設計ルールで形成するとよい。

【0235】(第6の実施の形態)図37、図38は、第1の実施の形態にて用いた第2分離層としての熱溶融性接着層160に代えて、第1の実施の形態の第1分離層120と同じ例えばアモルファスシリコン層220を用いた変形例を示している。図37に示すように、このアモルファスシリコン層220の上に、接着層230を介して一次転写体180が接合されている。また、図37は第1分離層120にてアブレーションを生じさせるための光照射工程を示し、これは図4の工程と対応している図37の光照射工程の後に基板100及び第1分離層120を、薄膜デバイス層140の下面より除去し、図38に示すように、接着層190を介して二次転写体200を接合する。この後に、図38に示すように、例えば一次転写体180側からアモルファスシリコン層220に光照射する。これにより、アモルファスシリコン層220にてアブレーションが生ずる。この結果、一次転写体180及び接着層230を、薄膜デバイス層140から除去することができる。

【0236】このように、本発明では第1、第2分離層の双方にて順次アブレーションを生じさせて、薄膜デバ

イス層 140 を二次転写体 200 に転写させても良い。

【0237】

【実施例】次に、本発明の具体的実施例について説明する。

【0238】（実施例 1）縦 50mm×横 50mm×厚さ 1.1mm の石英基板（軟化点：1630℃、歪点：1070℃、エキシマレーザの透過率：ほぼ 100%）を用意し、この石英基板の片面に、第 1 分離層（レーザ光吸収層）として非晶質シリコン（a-Si）膜を低圧 CVD 法（Si, H<sub>2</sub> ガス、425℃）により形成した。第 1 分離層の膜厚は、100nm であった。

【0239】次に、第 1 分離層上に、中間層として SiO<sub>2</sub> 膜を形成した。この SiO<sub>2</sub> 膜の形成に液相プロセスを用いた。すなわち、東燃株式会社のポリシラザン（商品名）をキシレンに混合して、基板上にスピン塗布し、この塗布膜を、水蒸気を含む雰囲気中で熱処理することで SiO<sub>2</sub> 膜に転化させた。この中間層の膜厚は、200nm であった。

【0240】次に、中間層上に、被転写層として膜厚 50nm の非晶質シリコン膜を低圧 CVD 法（Si, H<sub>2</sub> ガス、425℃）により形成し、この非晶質シリコン膜にレーザ光（波長 308nm）を照射して、結晶化させ、ポリシリコン膜とした。その後、このポリシリコン膜に対し、所定のパターンニングを施し、薄膜トランジスタのソース・ドレイン・チャネルとなる領域を形成した。この後、中間層 SiO<sub>2</sub> と同様の液相プロセスを用いて上記ポリシラザンからなるゲート絶縁膜 SiO<sub>2</sub> を形成した。その後、ゲート絶縁膜上にゲート電極を液相プロセスにて形成した。このために、旭電化工業株式会社製の商品名：アデカ ITO 塗布膜 / ITO-103L を液状とした塗布液をスピンコートし、これを上述の第 1、第 2 の熱処理部 603A、603B にて熱処理して塗布 ITO 膜を形成した。その後、塗布 ITO 膜上に、図 45 の手順で金属メッキ層を形成した。そして、塗布 ITO 膜及び金属メッキ層をパターンニングしてゲート電極を形成した。このゲート電極をマスクとしてイオン注入することによって、自己整合的（セルフアライン）にソース・ドレイン領域を形成し、薄膜トランジスタを形成した。この後、必要に応じて、ソース・ドレイン領域に接続される電極及び配線、ゲート電極につながる配線が形成される。これらの電極や配線も、ゲート電極と同様にして同一材料により液相プロセスを用いて形成した。

【0241】次に、前記薄膜トランジスタの上に、熱溶融性接着剤（商品名：ブルーフワックス）を塗布し、一次転写体として縦 200mm×横 300mm×厚さ 1.1mm の大型の透明なガラス基板（ソーダガラス、軟化点：740℃、歪点：511℃）を接合した。

【0242】次に、Xe-CI エキシマレーザ（波長：308nm）を石英基板側から照射し、第 1 分離層に剥離（層内剥離および界面剥離）を生じさせた。照射した X

e-CI エキシマレーザのエネルギー密度は、250mJ/cm<sup>2</sup>、照射時間は、20nsec であった。なお、エキシマレーザの照射は、スポットビーム照射とラインビーム照射とがあり、スポットビーム照射の場合は、所定の単位領域（例えば 8mm×8mm）にスポット照射し、このスポット照射を単位領域の 1/10 程度ずつずらしながら照射していく。また、ラインビーム照射の場合は、所定の単位領域（例えば 378mm×0.1mm や 378mm×0.3mm（これらはエネルギーの 90% 以上が得られる領域））を同じく 1/10 程度ずつずらしながら照射していく。これにより、第 1 分離層の各点は少なくとも 10 回の照射を受ける。このレーザ照射は、石英基板全面に対して、照射領域をずらしながら実施される。

【0243】この後、石英基板とガラス基板一次（転写体）とを第 1 分離層において引き剥がし、石英基板上に形成された薄膜トランジスタおよび中間層を、一次転写体であるガラス基板側に一次転写した。

【0244】その後、ガラス基板側の中間層の表面に付着した第 1 分離層を、エッチングや洗浄またはそれらの組み合わせにより除去した。また、石英基板についても同様の処理を行い、再使用に供した。

【0245】さらに、露出した中間層の下面に、紫外線硬化型接着剤を塗布し（膜厚：100μm）、さらにその塗膜に、二次転写体として縦 200mm×横 300mm×厚さ 1.1mm の大型の透明なガラス基板（ソーダガラス、軟化点：740℃、歪点：511℃）を接合した後、ガラス基板側から紫外線を照射して接着剤を硬化させ、これらを接着固定した。

【0246】その後、熱溶融性接着剤を熱溶融させ、一次転写体であるガラス基板を除去した。これにより、薄膜トランジスタおよび中間層を、二次転写体であるガラス基板側に二次転写した。なお、一次転写体も洗浄により再利用可能である。

【0247】ここで、一次転写体となるガラス基板が石英基板より大きな基板であれば、本実施例のような石英基板からガラス基板への一次転写を、平面的に異なる領域に繰り返して実施し、ガラス基板上に、石英基板に形成可能な薄膜トランジスタの数より多くの薄膜トランジスタを形成することができる。さらに、ガラス基板上に繰り返し積層し、同様により多くの薄膜トランジスタを形成することができる。あるいは、二次転写体となるガラス基板を、一次転写体及び石英基板よりも大型基板とし、二次転写を繰り返して実施して、石英基板に形成可能な薄膜トランジスタの数より多くの薄膜トランジスタを形成することもできる。

【0248】（実施例 2）第 1 分離層を、H（水素）を 20at% 含有する非晶質シリコン膜とした以外は実施例 1 と同様にして、薄膜トランジスタの転写を行った。

【0249】なお、非晶質シリコン膜中の H 量の調整は、低圧 CVD 法による成膜時の条件を適宜設定するこ

とにより行った。

【0250】（実施例3）第1分離層を、スピンコートによりゾルーゲル法で形成したセラミックス薄膜（組成： $\text{PbTiO}_3$ 、膜厚：200nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0251】（実施例4）第1分離層を、スパッタリングにより形成したセラミックス薄膜（組成： $\text{BaTiO}_3$ 、膜厚：400nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0252】（実施例5）第1分離層を、レーザーアブレーション法により形成したセラミックス薄膜（組成： $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ （PZT）、膜厚：50nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0253】（実施例6）第1分離層を、スピンコートにより形成したポリイミド膜（膜厚：200nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0254】（実施例7）第1分離層を、スピンコートにより形成したポリフェニレンサルファイド膜（膜厚：200nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0255】（実施例8）第1分離層を、スパッタリングにより形成したAl層（膜厚：300nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0256】（実施例9）照射光として、Kr-Fエキシマレーザ（波長：248nm）を用いた以外は実施例2と同様にして、薄膜トランジスタの転写を行った。なお、照射したレーザのエネルギー密度は、250mJ/cm<sup>2</sup>、照射時間は、20nsecであった。

【0257】（実施例10）照射光として、Nd-YAGレーザ（波長：1068nm）を用いた以外は実施例2と同様にして薄膜トランジスタの転写を行った。なお、照射したレーザのエネルギー密度は、400mJ/cm<sup>2</sup>、照射時間は、20nsecであった。

【0258】（実施例11）被転写層として、高温プロセス1000℃によるポリシリコン膜（膜厚80nm）の薄膜トランジスタとした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0259】（実施例12）転写体として、ポリカーボネート（ガラス転移点：130℃）製の透明基板を用いた以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0260】（実施例13）転写体として、AS樹脂（ガラス転移点：70～90℃）製の透明基板を用いた以外は実施例2と同様にして、薄膜トランジスタの転写を行った。

【0261】（実施例14）転写体として、ポリメチルメタクリレート（ガラス転移点：70～90℃）製の透

明基板を用いた以外は実施例3と同様にして、薄膜トランジスタの転写を行った。

【0262】（実施例15）転写体として、ポリエチレンテレフタレート（ガラス転移点：67℃）製の透明基板を用いた以外は、実施例5と同様にして、薄膜トランジスタの転写を行った。

【0263】（実施例16）転写体として、高密度ポリエチレン（ガラス転移点：77～90℃）製の透明基板を用いた以外は実施例6と同様にして、薄膜トランジスタの転写を行った。

（実施例17）転写体として、ポリアミド（ガラス転移点：145℃）製の透明基板を用いた以外は実施例9と同様にして、薄膜トランジスタの転写を行った。

【0264】（実施例18）転写体として、エポキシ樹脂（ガラス転移点：120℃）製の透明基板を用いた以外は実施例10と同様にして、薄膜トランジスタの転写を行った。

【0265】（実施例19）転写体として、ポリメチルメタクリレート（ガラス転移点：70～90℃）製の透明基板を用いた以外は実施例11と同様にして、薄膜トランジスタの転写を行った。

【0266】実施例1～19について、それぞれ、転写された薄膜トランジスタの状態を肉眼と顕微鏡とで視観察したところ、いずれも、欠陥やムラがなく、均一に転写がなされていた。

【0267】以上述べたように、本発明の転写技術を用いれば、基板に形成した積層順序を維持したまま、薄膜デバイス（被転写層）を種々の転写体へ二次転写することが可能となる。例えば、薄膜を直接形成することができないかまたは形成するのに適さない材料、成形が容易な材料、安価な材料等で構成されたものや、移動しにくい大型の物体等に対しても、転写によりそれを形成することができる。

【0268】特に、転写体は、各種合成樹脂や融点の低いガラス材のような、基板材料に比べ耐熱性、耐食性等の特性が劣るものを用いることができる。そのため、例えば、透明基板上に薄膜トランジスタ（特にポリシリコンTFT）を形成した液晶ディスプレイを製造するに際しては、基板として、耐熱性に優れる石英ガラス基板を用い、転写体として、各種合成樹脂や融点の低いガラス材のような安価でかつ加工のし易い材料の透明基板を用いることにより、大型で安価な液晶ディスプレイを容易に製造することができるようになる。このような利点は、液晶ディスプレイに限らず、他のデバイスの製造についても同様である。

【0269】また、以上のような利点を享受しつつも、信頼性の高い基板、特に石英ガラス基板のような耐熱性の高い基板に対し機能性薄膜のような被転写層を形成し、さらにはパターンニングすることができるので、転写体の材料特性にかかわらず、転写体上に信頼性の高い機



能性薄膜を形成することができる。

【0270】また、このような信頼性の高い基板は、高価であるが、それを再利用することも可能であり、よって、製造コストも低減される。

【0271】また、本発明の別の形態によれば、上述した通り、必ずしも第1、第2分離層および一次、二次転写体を用いずに、一層の分離層および1つの転写体のみを用いて、保形性のある被転写層を基板より転写体側に転写することも可能である。被転写層自体に保形性を持たせるために、薄膜デバイス中の絶縁層を厚くしたり、あるいは補強層を形成することができる。

【0272】

【図面の簡単な説明】

【図1】本発明の薄膜デバイスの転写方法の第1の実施の形態における第1の工程を示す断面図である。

【図2】本発明の薄膜デバイスの転写方法の第1の実施の形態における第2の工程を示す断面図である。

【図3】本発明の薄膜デバイスの転写方法の第1の実施の形態における第3の工程を示す断面図である。

【図4】本発明の薄膜デバイスの転写方法の第1の実施の形態における第4の工程を示す断面図である。

【図5】本発明の薄膜デバイスの転写方法の第1の実施の形態における第5の工程を示す断面図である。

【図6】本発明の薄膜デバイスの転写方法の第1の実施の形態における第6の工程を示す断面図である。

【図7】本発明の薄膜デバイスの転写方法の第1の実施の形態における第7の工程を示す断面図である。

【図8】本発明の薄膜デバイスの転写方法の第1の実施の形態における第8の工程を示す断面図である。

【図9】本発明の薄膜デバイスの転写方法の第1の実施の形態における第9の工程を示す断面図である。

【図10】第1の基板（図1の基板100）のレーザー光の波長に対する透過率の変化を示す図である。

【図11】図2の薄膜デバイスを形成するための第1の工程を示す断面図である。

【図12】図2の薄膜デバイスを形成するための第2の実施の形態における第2の工程を示す断面図である。

【図13】図2の薄膜デバイスを形成するための第3の工程を示す断面図である。

【図14】図2の薄膜デバイスを形成するための第4の工程を示す断面図である。

【図15】図2の薄膜デバイスを形成するための第5の工程を示す断面図である。

【図16】図2の薄膜デバイスを形成するための第6の工程を示す断面図である。

【図17】図2の薄膜デバイスを形成するための第7の工程を示す断面図である。

【図18】図3の工程を具体的構造にて説明する第8の工程の断面図である。

【図19】図4の工程を具体的構造にて説明する第9の

工程の断面図である。

【図20】図5の工程を具体的構造にて説明する第10の工程の断面図である。

【図21】図6の工程を具体的構造にて説明する第11の工程の断面図である。

【図22】図7の工程を具体的構造にて説明する第12の工程の断面図である。

【図23】図8の工程を具体的構造にて説明する第13の工程の断面図である。

【図24】図9の工程を具体的構造にて説明する第14の工程の断面図である。

【図25】（a）、（b）は共に、本発明を用いて製造された第2の実施の形態に係るマイクロコンピュータの斜視図である。

【図26】本発明の第3の実施の形態に係る液晶表示装置の構成を説明するための図である。

【図27】図26の液晶表示装置の要部の断面構造を示す図である。

【図28】図26の液晶表示装置の要部の構成を説明するための図である。

【図29】本発明を用いたアクティブマトリクス基板の製造方法の第1の工程を示すデバイスの断面図である。

【図30】本発明を用いたアクティブマトリクス基板の製造方法の第2の工程を示すデバイスの断面図である。

【図31】本発明を用いたアクティブマトリクス基板の製造方法の第3の工程を示すデバイスの断面図である。

【図32】本発明を用いたアクティブマトリクス基板の製造方法の第4の工程を示すデバイスの断面図である。

【図33】本発明を用いたアクティブマトリクス基板の製造方法の第5の工程を示すデバイスの断面図である。

【図34】本発明を用いたアクティブマトリクス基板の製造方法の第5の工程を示すデバイスの断面図である。

【図35】本発明の薄膜デバイスの転写方法の第4の実施の形態を説明するための図である。

【図36】本発明の薄膜デバイスの転写方法の第5の実施の形態を説明するための図である。

【図37】本発明の薄膜デバイスの転写方法の第6の実施の形態における第1光照射工程を説明するための図である。

【図38】本発明の薄膜デバイスの転写方法の第6の実施の形態における第2光照射工程を説明するための図である。

【図39】本発明の第1の実施の形態に用いる塗布膜形成装置の構成図である。

【図40】本発明の第1の実施の形態に用いる他の塗布膜形成装置の構成図である。

【図41】本発明の第1の実施形態に用いるインライン型の塗布膜形成装置の構成図である。

【図42】本発明の第1の実施の形態に用いる他のインライン型の塗布膜形成装置の構成図である。

【図 4 3】本発明の第 1 の実施の形態に用いる塗布シリコン膜形成装置の構成図である。

【図 4 4】本発明の第 1 の実施の形態に用いる他の塗布シリコン膜形成装置の構成図である。

【図 4 5】塗布 I T O 膜表面への金属メッキ方法を説明するフローチャートである。

【図 4 6】本発明の第 1 の実施の形態に用いる液体塗布装置の構成図である。

【図 4 7】図 4 6 の液体塗布装置でのスピコート後の状態を示す概略説明図である。

【図 4 8】本発明による他の液体塗布装置の構成図である。

【図 4 9】図 4 8 に示す液体塗布装置の部分拡大図であ

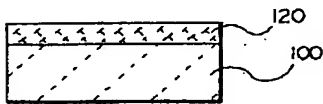
る。

【図 5 0】図 4 8 に示す液体塗布装置の部分拡大図である。

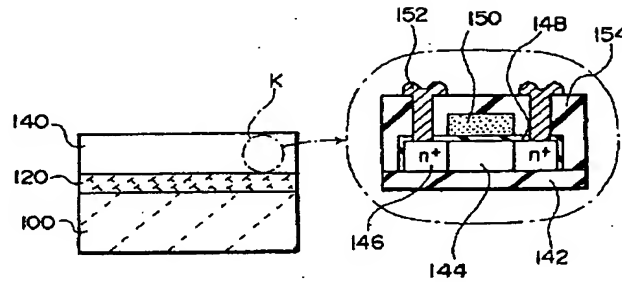
【符号の説明】

100、3000 基板  
120、3100 第 1 分離層  
140、1000～1700 被転写層（薄膜デバイス層）  
160、1800 第 2 分離層  
10 180、1900 一次転写体  
190、2000 接着層  
200、2100 二次転写層

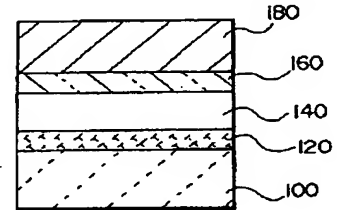
【図 1】



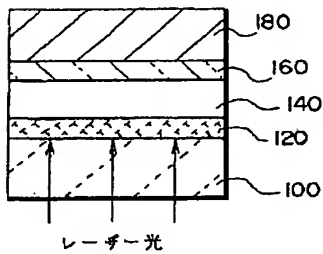
【図 2】



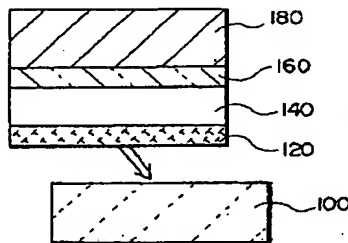
【図 3】



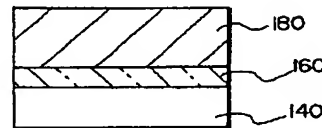
【図 4】



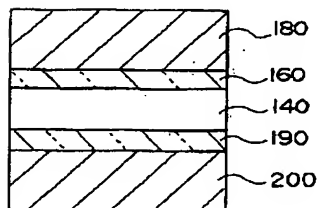
【図 5】



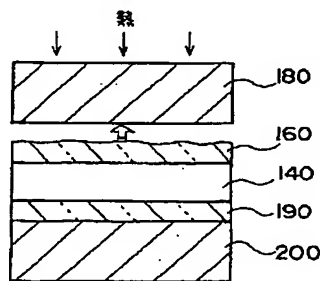
【図 6】



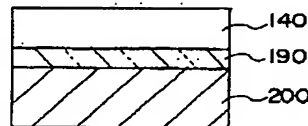
【図 7】



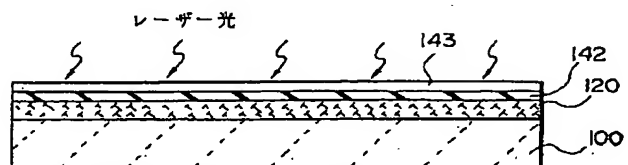
【図 8】



【図 9】

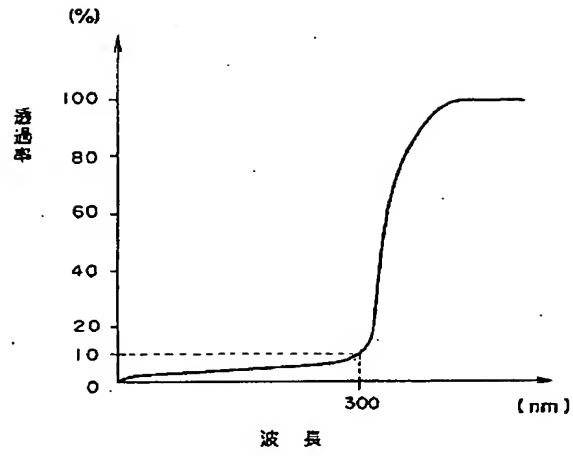


【図 11】

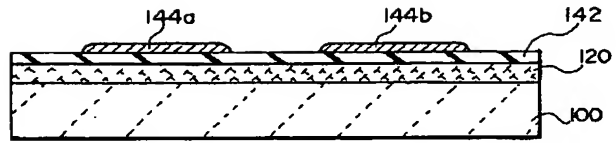




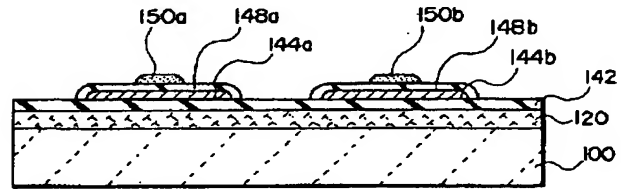
【図 10】



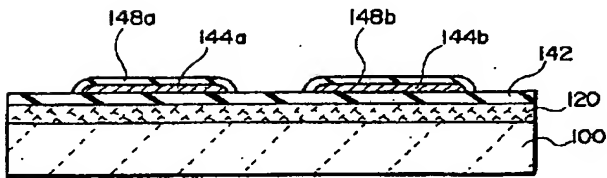
【図 12】



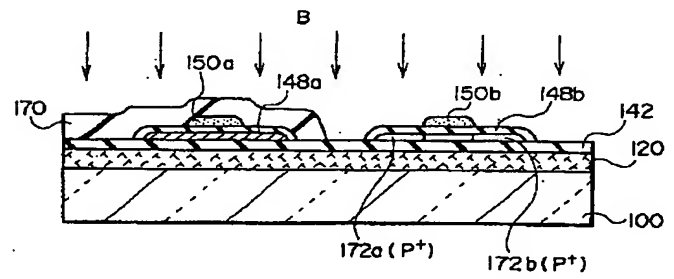
【図 14】



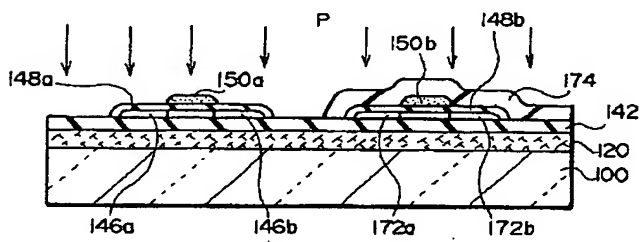
【図 13】



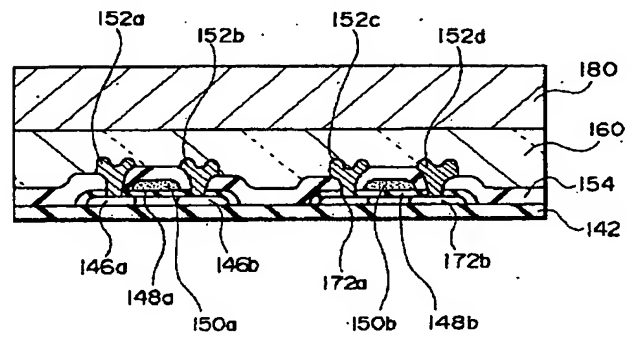
【図 15】



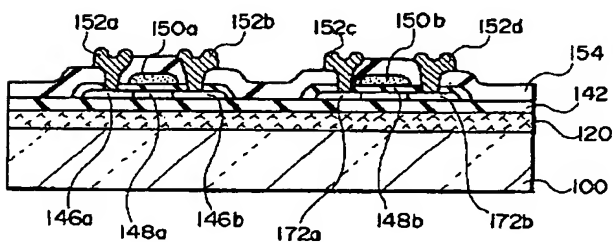
【図 16】



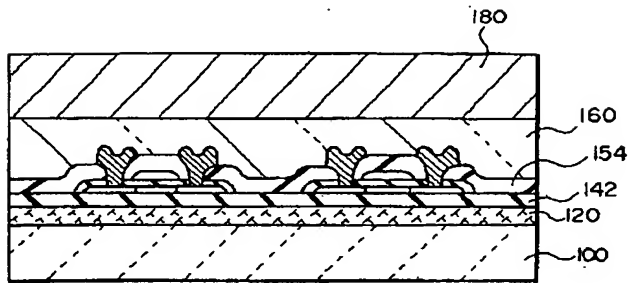
【図 21】



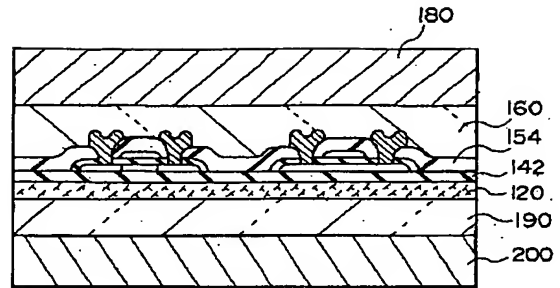
【図 17】



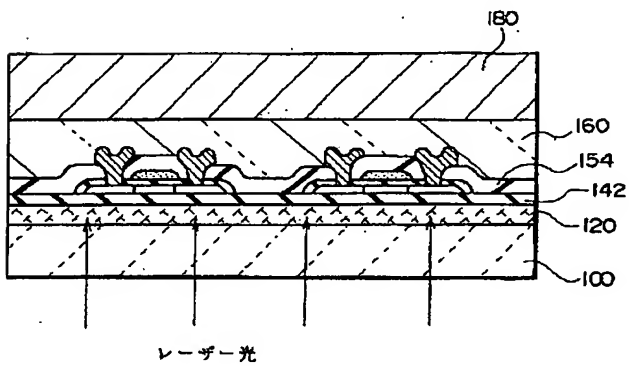
【図 18】



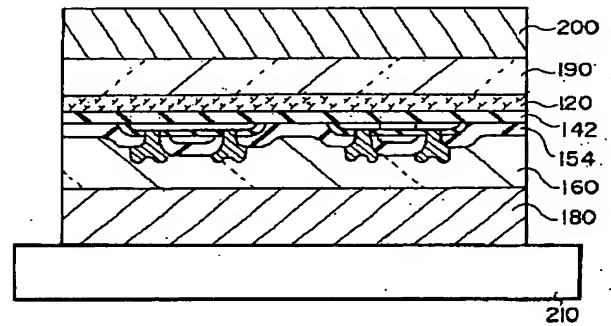
【図 22】



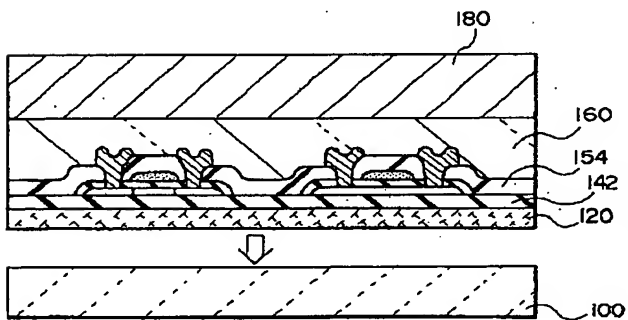
【図 19】



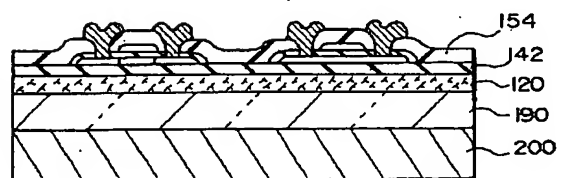
【図 23】



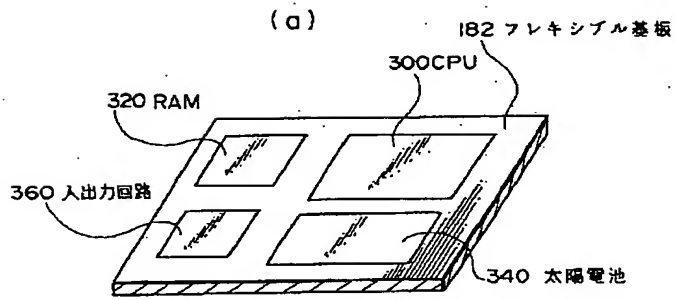
【図 20】



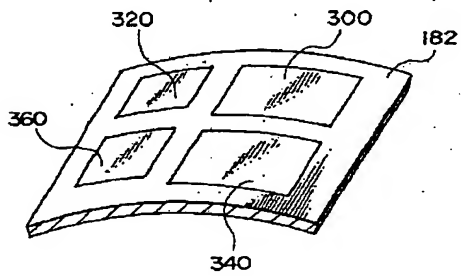
【図 24】



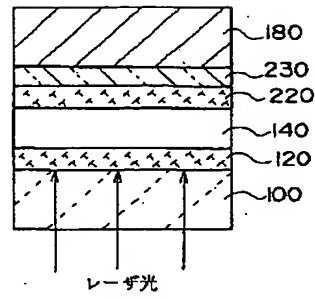
【図 2 5】



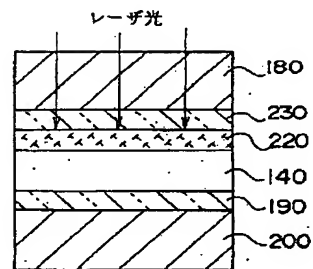
(b)



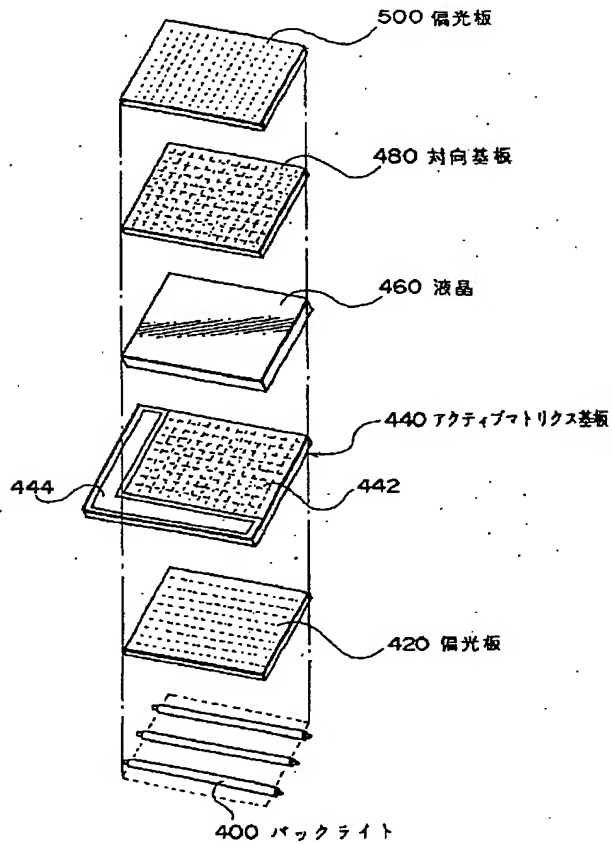
【図 3 7】



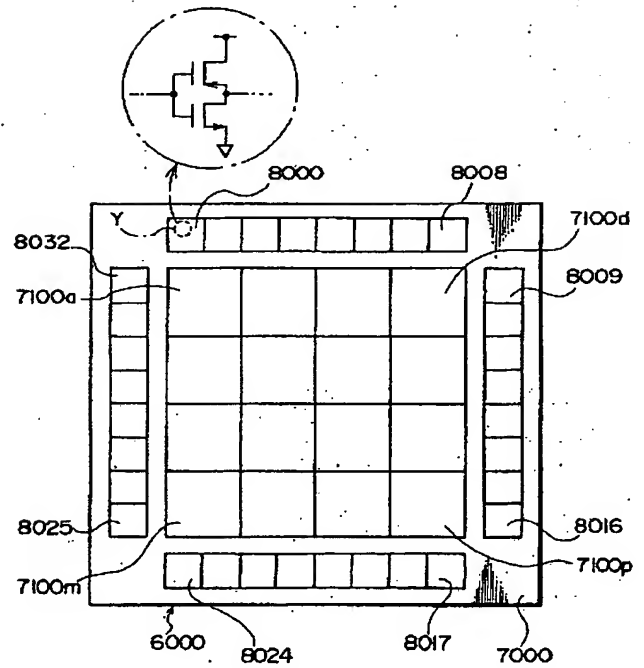
【図 3 8】



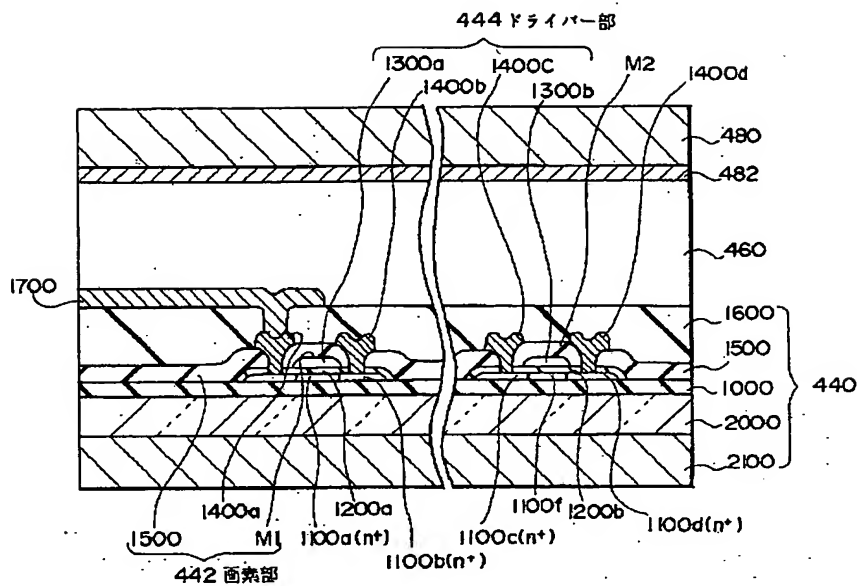
【図 2 6】



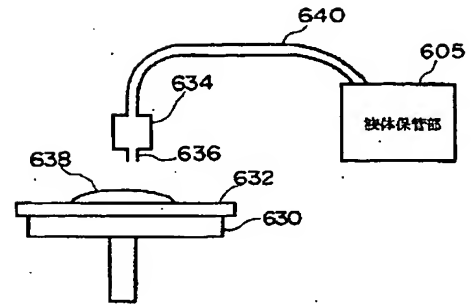
【図 3 6】



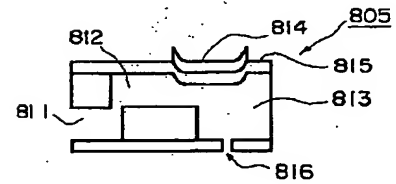
【図 27】



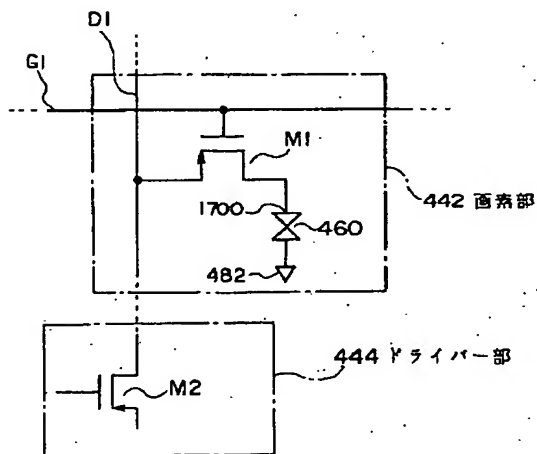
【図 46】



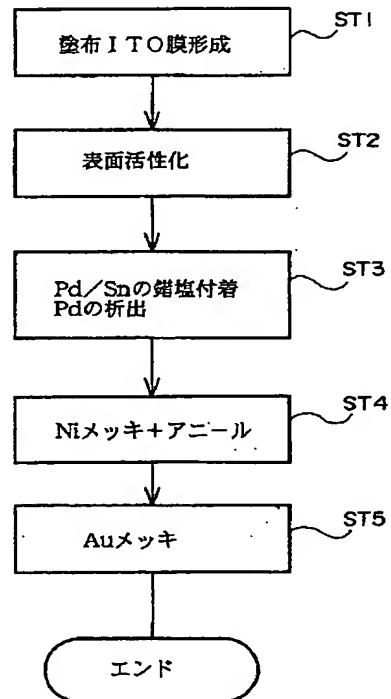
【図 49】



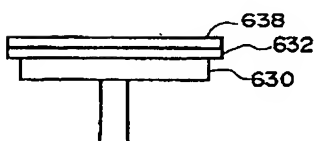
【図 28】



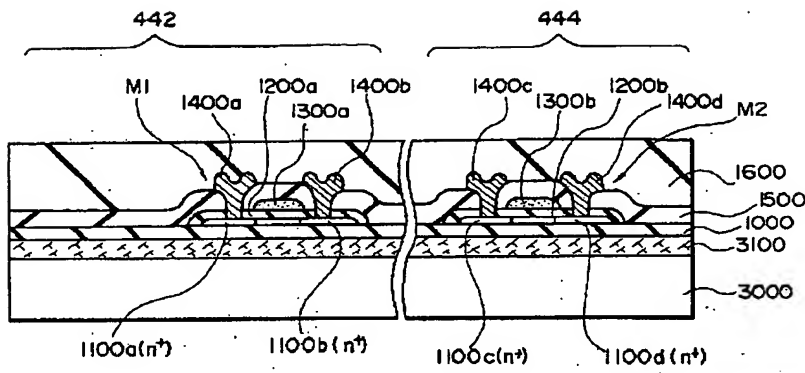
【図 45】



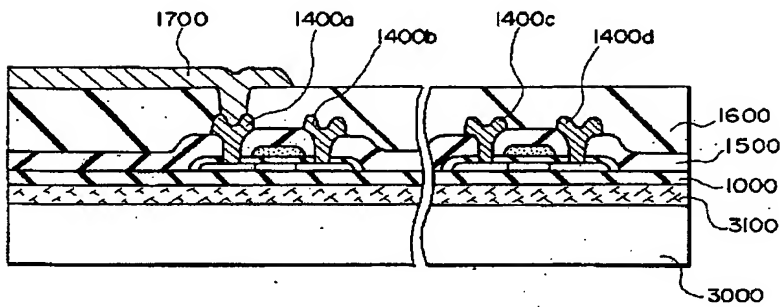
【図 47】



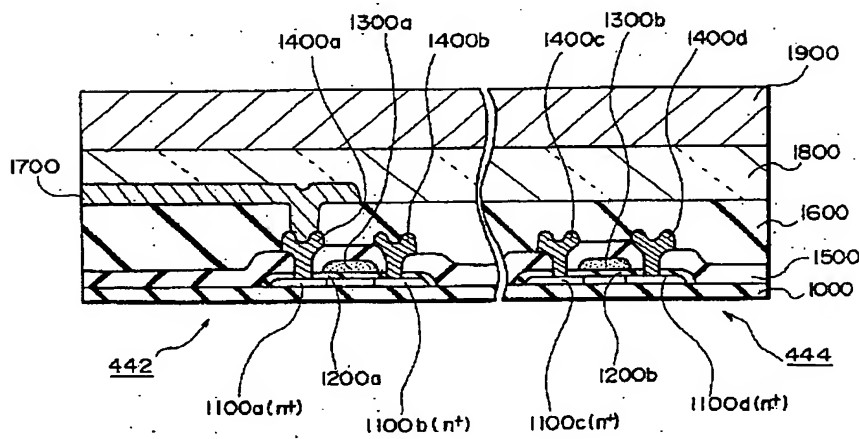
【図 29】



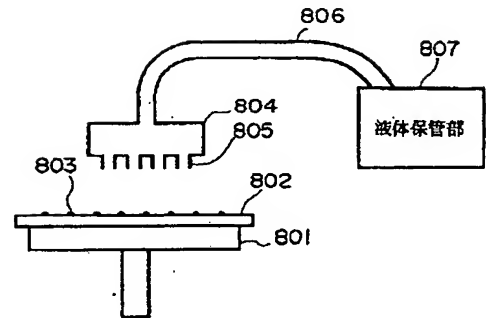
【図 30】



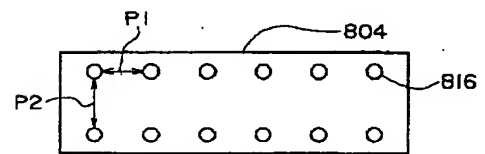
【図 32】



【図 48】



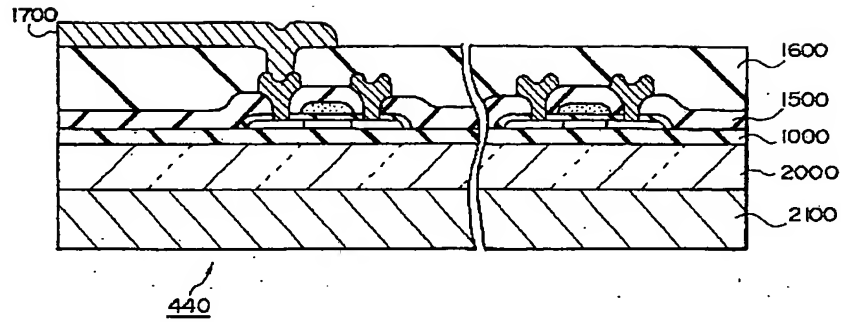
【図 50】



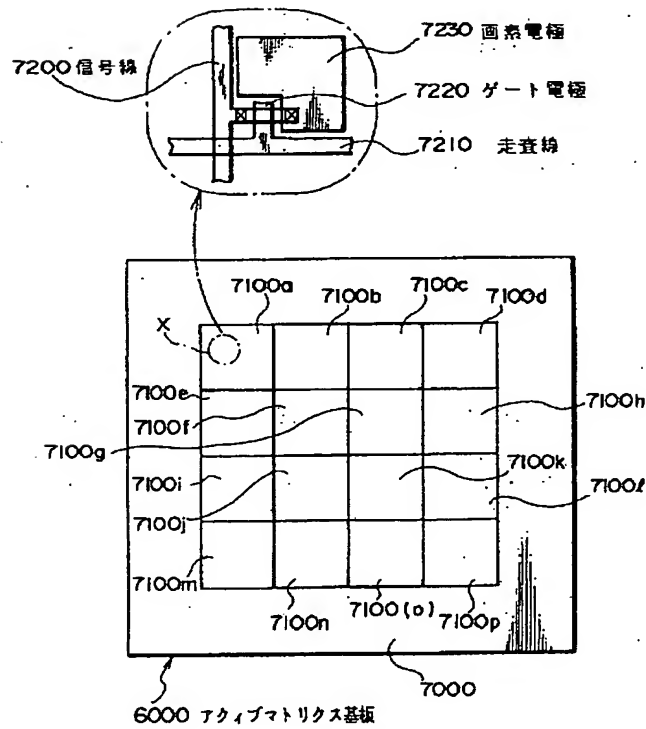
This diagram shows a cross-sectional view of a semiconductor device with a central gap. The device is composed of several layers: a top layer 440, a layer 1700, a layer 1800, a layer 1600, a layer 1500, a layer 1000, a layer 2000, and a bottom layer 2100. The central gap is filled with a material 1300a on the left and 1300b on the right. The gap is defined by a central vertical line. The layers 1400a, 1400b, 1400c, and 1400d are located on the left and right sides of the gap, respectively. The layers 1400a and 1400b are on the left side, and 1400c and 1400d are on the right side. The layers 1400a and 1400b are on the left side, and 1400c and 1400d are on the right side. The layers 1400a and 1400b are on the left side, and 1400c and 1400d are on the right side.

Figure 1 is a block diagram of a tape processing system. The system is organized into two horizontal rows of four blocks each. The top row, from left to right, includes: 605 (塗布液保管部 - Coating liquid storage), 606 (制御部 - Control), 607 (温度制御部 - Temperature control), and 608 (排気装置 - Exhaust device). The bottom row, from left to right, includes: 601 (ローダ - Loader), 602 (スピニングータ - Spinning unit), 603 (熱処理部 - Heat treatment), and 604 (アンローダ - Unloader). The blocks are interconnected as follows: 605 is connected to 601; 606 is connected to 602; 607 is connected to 603; and 608 is connected to 604. Furthermore, the bottom row blocks are connected in a series: 601 connects to 602, 602 connects to 603, and 603 connects to 604. A junction point is indicated between 602 and 603.

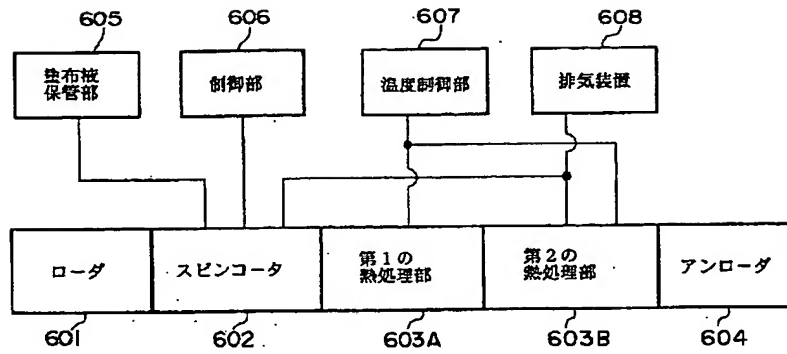
【図 3 4】



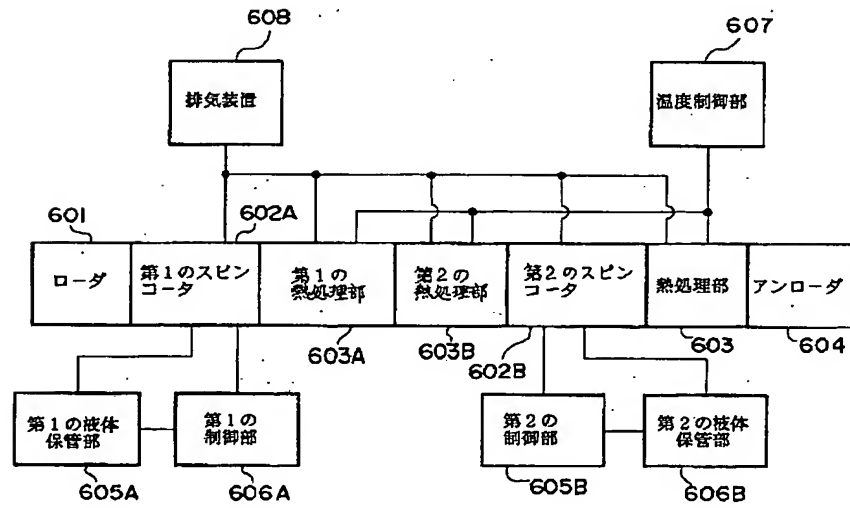
【図 3 5】



【図 4 0】

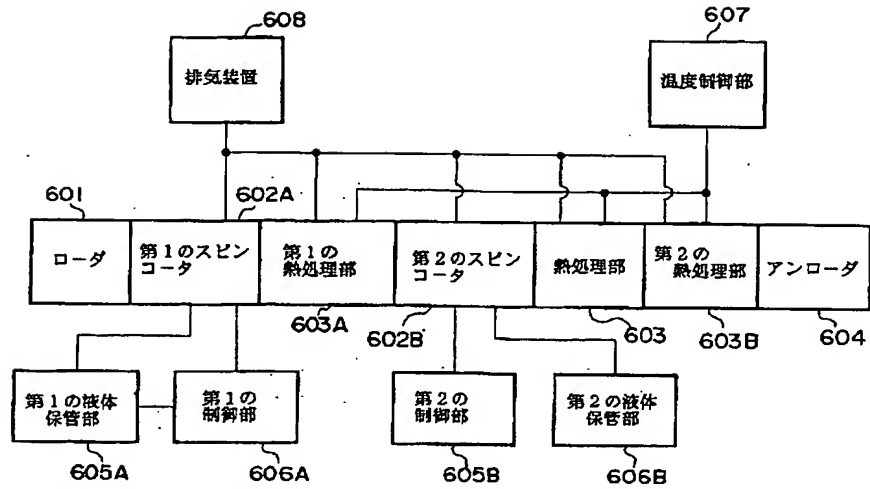


【図 4 1】

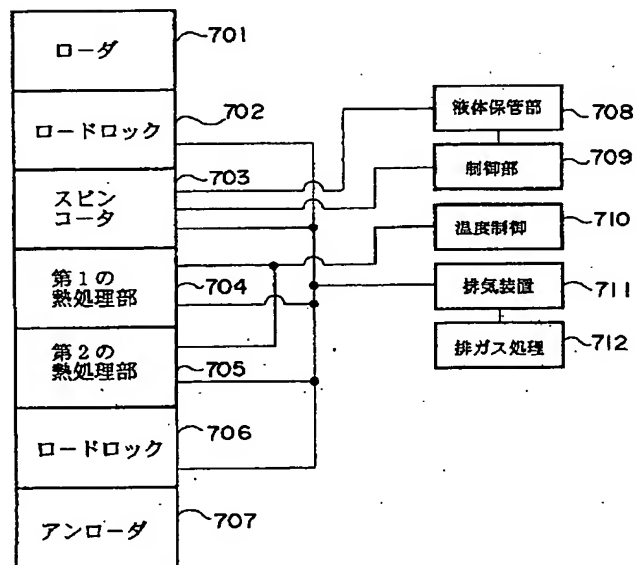




【図 4 2】



【図 4 3】



【図 4 4】

